

ХЕРСОНСЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ
ФАКУЛЬТЕТ ІНФОРМАЦІЙНИХ ТЕХНОЛОГІЙ ТА ДИЗАЙНУ
КАФЕДРА КОМП'ЮТЕРНИХ СИСТЕМ ТА МЕРЕЖ

Пояснювальна записка

до кваліфікаційної роботи бакалавра

на тему: **РОЗРОБКА КОМП'ЮТЕРНОЇ СИСТЕМИ ДІАГНОСТИКИ
МІКРОПРОЦЕСОРНОГО ПРИСТРОЮ РЕЛЕЙНОГО ЗАХИСТУ ТА
АВТОМАТИКИ РС80-MP**

Виконав: студент IV курсу, групи 4КСМ
спеціальності

123 – Комп'ютерна інженерія

(шифр і назва напрямку підготовки, спеціальності)

Гурковський О.О.

(прізвище та ініціали)

Керівник Дроздова Є.А.

(прізвище та ініціали)

Рецензент Захарченко Р.М.

(прізвище та ініціали)

Хмельницький - 2026 р.

ХЕРСОНСЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

Інститут, факультет, відділення інформаційних технологій та дизайну
 Кафедра, циклова комісія комп'ютерних систем та мереж
 Освітньо-кваліфікаційний рівень бакалавр
 Напрямок підготовки -
 Спеціальність 123 «Комп'ютерна інженерія»
 (шифр і назва) (шифр і назва)

ЗАТВЕРДЖУЮ

Завідувач кафедри інформаційних технологій

Анжела ГРИГОРОВА
 « 09 » лютого 2026 р.

З А В Д А Н Н Я
 НА КВАЛІФІКАЦІЙНУ РОБОТУ СТУДЕНТУ
 Гурковському Олександру Олександровичу

(прізвище, ім'я, по батькові)

1. Тема проекту(роботи) Розробка комп'ютерної системи діагностики
 мікропроцесорного пристрою релейного захисту та автоматики РС80-МР

керівник проекту (роботи) Дроздова Євгенія Анатоліївна, старший викладач
 (прізвище, ім'я, по батькові, науковий ступінь, вчене звання)

затверджені наказом вищого навчального закладу від «__» ____ 2026 року № ____

2. Строк подання студентом проекту(роботи) 14 червня 2026 року

3. Вихідні дані до проекту (роботи) Методичні рекомендації до виконання,
 оформлення та захисту кваліфікаційної роботи бакалавра, стандарти,
 література, технічна документація на мікропроцесорний пристрій РС80-МР

4. Зміст розрахунково-пояснювальної записки (перелік питань, які потрібно розробити)
 Огляд стану питання та постановка завдання на кваліфікаційну роботу
 обґрунтування вибору мікроконтролеру; розробка програми шифрування інформації
 методом Віженера; проектування комп'ютерної мережі; моделювання
 роботи серверу

5. Перелік графічного матеріалу (з точним зазначенням обов'язкових креслень)

Пристрій діагностики. Електрична принципіальна схема;

Пристрій діагностики. Плата печатна; Шифрування методом Віженера. Блок-схема
 алгоритму; Кабельна схема комп'ютерної мережі.

6. Консультанти розділів проекту (роботи)

Розділ	Прізвище, ініціали та посада консультанта	Підпис, дата	
		завдання видав	завдання прийняв

7. Дата видачі завдання 09 лютого 2026 року

КАЛЕНДАРНИЙ ПЛАН

№ з/п	Назва етапів кваліфікаційної роботи	Строк виконання етапів роботи	Примітка
1	Вивчення стану питання	17.02.2026	
2	Підбір матеріалу по тематиці роботи	24.02.2026	
3	Розробка пристрою діагностики	08.05.2026	
4	Розробка програмного забезпечення	15.05.2026	
5	Розробка комп'ютерної мережі	20.05.2026	
6	Розробка програми моделювання роботи сервера	23.05.2026	
8	Оформлення пояснювальної записки та креслень	05.06.2026	

Студент

(підпис)

Гурковський О.О.

(прізвище та ініціали)

Керівник проекту (роботи)

(підпис)

Дроздова Є.А.

(прізвище та ініціали)

ВІДОМІСТЬ ОБСЯГУ КВАЛІФІКАЦІЙНОЇ РОБОТИ

№ п/п	Формат	Позначення	Найменування	Кіл-сть	Шифр док-та	Примітки
1	A4	123.22010	Реферат	1	РФ	
2	A4	123.22010	Пояснювальна записка		ПЗ	
3	A2	123.22010	Пристрій діагностики. Схема електрична принципiальна	1	ЕЗ	
4	A2	123.22010	Пристрій діагностики. Плата печатна	1	ПП	
5	A1	123.22010	Шифрування методом Віженера. Блок-схема алгоритму	1	АГ	
6	A1	123.22010	Кабельна схема комп'ютерної мережі	1	Е7	

					ХНТУ 123.22010 ВП						
Зм.	Арк	№ докум.	Підпис	Дата							
Розроб.		Гурковський О.О.			ВІДОМІСТЬ ОБСЯГУ КВАЛІФІКАЦІЙНОЇ РОБОТИ			Лім.	Лист	Листів	
Перевір.		Дроздова Є.А.									
Реценз.								4КСМ			
Н. Контр.		Дроздова Є.А.									
Затверд.		Григорова А.А.									

РЕФЕРАТ

Кваліфікаційна робота бакалавра містить: 106 сторінок, 29 ілюстрацій, 11 таблиць, 24 джерела в переліку посилань, 6 додатків.

Об'єкт дослідження – комп'ютерна система діагностики мікропроцесорного пристрою релейного захисту та автоматики РС80-МР.

Мета роботи – розробити комп'ютерну систему діагностики мікропроцесорного пристрою релейного захисту та автоматики РС80-МР. До складу системи входить пристрій діагностики, підключений до віддаленого комп'ютера, який з'єднаний з комп'ютерною мережею. Для пристрою діагностики спроектовано принципіальну схему та печатну плату. Розроблено програмне забезпечення системи, в складі якого - програма формування пакета даних для мікроконтролера та програма шифрування методом Віженера. Спроектовано комп'ютерну мережу згідно з варіантом.

Комп'ютерна система, розроблена у кваліфікаційній роботі бакалавра, може бути використана на підприємствах та в сервісних центрах для діагностики відповідних пристроїв.

МІКРОПРОЦЕСОРНИЙ ПРИСТРІЙ РЕЛЕЙНОГО ЗАХИСТУ ТА АВТОМАТИКИ РС80-МР, ІНТЕРФЕЙС, МІКРОСХЕМА, МІКРОКОНТРОЛЕР, КАБЕЛЬНА СХЕМА, ШИФРУВАННЯ МЕТОДОМ ВІЖЕНЕРА, КОМП'ЮТЕРНА МЕРЕЖА, ІР АДРЕСАЦІЯ, СЕРВЕР, ІМІТАЦІЙНЕ МОДЕЛЮВАННЯ

					ХНТУ 123.22010.РФ		
Зм.	Арк	№ докум.	Підпис	Дата	РЕФЕРАТ		
Розроб.	Гурковський О.О.						
Перевір.	Дроздова Є.А.						
Реценз.							
Н. Контр.	Дроздова Є.А.						
Затверд.	Григорова А.А.						
					Літ.	Лист	Листов
					4КСМ		

АНОТАЦІЯ

Об'єкт дослідження – комп'ютерна система діагностики мікропроцесорного пристрою релейного захисту та автоматики РС80-МР. Мета роботи – розробити комп'ютерну систему діагностики мікропроцесорного пристрою релейного захисту та автоматики РС80-МР. До складу системи входить пристрій діагностики, підключений до віддаленого комп'ютера, який з'єднаний з комп'ютерною мережею. Для пристрою діагностики спроектовано принципіальну схему та печатну плату. Розроблено програмне забезпечення системи, в складі якого - програма формування пакета даних для мікроконтролера та програма шифрування методом Віженера. Спроектовано комп'ютерну мережу згідно з варіантом. Комп'ютерна система, розроблена у кваліфікаційній роботі бакалавра, може бути використана на підприємствах та в сервісних центрах для діагностики відповідних пристроїв.

ABSTRACT

The work presents the development of a computer-based diagnostic system for the microprocessor relay protection and automation device RS80-MR. The proposed system includes a diagnostic unit connected to a remote computer integrated into a local computer network. The hardware part of the system was designed by creating the schematic diagram and printed circuit board of the diagnostic device. The software package was developed to ensure system functionality, consisting of a program for data packet generation for the microcontroller and an encryption module based on the Vigenère cipher. Additionally, a computer network structure was designed according to the assigned configuration. The developed system enables efficient diagnostics of relay protection and automation devices, improving maintenance accuracy and reducing downtime. The proposed solution can be implemented in industrial enterprises and service centers for monitoring and troubleshooting relevant equipment.

					ХНТУ 123.22010 ПЗ			
Зм.	Арк	№ докум.	Підпис	Дата	ABSTRACT	Лім.	Лист	Листов
Розроб.		Гурковський О.О.						
Перевір.		Дроздова Є.А.						
Реценз.						4КСМ		
Н. Контр.		Дроздова Є.А.						
Затверд.		Григорова А.А.						

ЗМІСТ

ПЕРЕЛІК УМОВНИХ ПОЗНАЧОК, СИМВОЛІВ, ОДИНИЦЬ, СКОРОЧЕНЬ І		
ТЕРМІНІВ.....		10
1	ОГЛЯД СТАНУ ПИТАННЯ І ПОСТАНОВКА ЗАВДАННЯ.....	13
1.1	Призначення та функціонування пристрою РС80-MP.....	13
1.1.1	Технічні характеристики пристрою	15
1.1.2	Склад пристрою.....	22
1.2	Постановка завдання на кваліфікаційну роботу	31
1.2.1	Формування вхідного потоку даних.....	32
2	ПРОЄКТУВАННЯ ПРИСТРОЮ ДІАГНОСТИКИ.....	34
2.1	Особливості роботи і використання мікропроцесорів	34
2.1.1	Архітектурні основи мікропроцесорів	34
2.1.2	Мікроархітектурні рішення для підвищення продуктивності	37
2.1.2.1	Конвеєризація (pipelining).....	37
2.1.2.2	Superscalar і VLIW	37
2.1.2.3	Out-of-order execution (OoO)	37
2.1.2.4	SIMD	38
2.1.3	Організація пам'яті і кешування	38
2.1.4	Інтерфейси вводу/виводу і периферія	39
2.1.5	Управління енергоспоживанням і теплові аспекти	39
2.1.6	Вбудовані мікропроцесори та мікроконтролери	39
2.1.7	Програмне забезпечення, інструменти розробки та відладка.....	40
2.1.8	Рекомендації щодо вибору мікропроцесора	41
2.2	Вибір елементної бази	41
2.3	Розробка програми формування пакета даних для мікроконтролеру	49
2.4	Паралельний інтерфейс: LPT-порт та інтерфейс Centronics.....	50
2.4.1	Фізична будова інтерфейсу та електричні характеристики	51

					ХНТУ 123.22010 ПЗ			
Зм.	Арк	№ докум.	Підпис	Дата				
Розроб..		Гурковський О.О.			ЗМІСТ	Лім.	Лист	Листов
Перевір.		Дроздова Є.А.						
Реценз.								
Н. Контр.		Дроздова Є.А.						
Затверд.		Григорова А.А.				4КСМ		

2.4.2	Роз'єми та кабель.....	52
2.4.3	Структура та призначення сигналів	52
2.4.4	Процес передавання даних: цикл роботи	53
2.4.5	Електрична схема приймача та передавача	54
2.4.6	Паралельний інтерфейс	54
2.4.7	Фізичні та електричні характеристики.....	55
2.4.8	Структура роз'єму та призначення виводів	55
2.4.9	Режими роботи LPT-порту.....	56
2.4.9.1	Режим SPP (Standard Parallel Port).....	56
2.4.9.2	Режим EPP (Enhanced Parallel Port)	57
2.4.9.3	Режим ECP (Extended Capabilities Port).....	57
2.4.10	Протоколи обміну	57
2.5	Розробка печатної плати	59
3	ШИФРУВАННЯ ІНФОРМАЦІЇ МЕТОДОМ ВІЖЕНЕРА	61
3.1	Теоретичні засади поліалфавітного шифрування	61
3.1.1	Структура квадрату Віженера.....	62
3.1.2	Механізм шифрування та дешифрування	62
3.1.3	Застосування методу Віженера.....	65
3.2	Криптоаналітичні особливості та стійкість	65
3.3	Розробка програми шифрування-дешифрування	66
4	РОЗРОБКА КОМП'ЮТЕРНОЇ МЕРЕЖІ	70
4.1	Визначення параметрів ЛКМ	70
4.2	Обґрунтування вибору стандартів	72
4.3	Будова корпоративної мережі	73
4.4	Розташування робочих станцій згідно з вимогами охорони праці	75
4.5	Перелік матеріалів та обладнання.....	76
4.6	Просторові показники сигналу локальної мережі.....	78

4.7	Час затримки сигналів в корпоративній мережі.....	79
4.8	Адресація вузлів у мережі	83
4.9	Схема IP-адресації вузлів та мереж	83
4.10	Таблиці IP-маршрутизації	85
4.11	Перспективи розвитку та модернізації корпоративної мережі	86
5	МОДЕЛЮВАННЯ РОБОТИ СЕРВЕРУ	88
5.1	Імітаційне моделювання	88
5.2	Огляд програмних пакетів для імітаційного моделювання	88
5.3	Розробка програми моделювання	90
	ВИСНОВКИ	93
	ПЕРЕЛІК ДЖЕРЕЛ ПОСИЛАННЯ	94
	ДОДАТОК А	96
	ДОДАТОК Б	98
	ДОДАТОК В.....	99
	ДОДАТОК Г	102
	ДОДАТОК Д.....	103
	ДОДАТОК Е.....	104

ПЕРЕЛІК УМОВНИХ ПОЗНАЧОК, СИМВОЛІВ, ОДИНИЦЬ, СКОРОЧЕНЬ І ТЕРМІНІВ

АЛП	—	арифметико-логічний пристрій
АВР	—	автоматичне введення резерву
АЧР	—	автоматичне частотне розвантаження
АУВ	—	автоматика керування вимикачем
КРУ	—	комплектний розподільчий пристрій
КС	—	кабельна схема
ЛКМ	—	локальна комп'ютерна мережа
МК	—	мікроконтролер
НВІС	—	надвелика інтегральна схема
ОС	—	операційна система
ОЗП	—	оперативний запам'ятовуючий пристрій
ПЗ	—	програмне забезпечення
ПК	—	персональний комп'ютер
ПМ	—	посадкові місця
ПП	—	печатна плата
РЗП	—	реєстри загального призначення
ЦПП	—	центральний процесорний пристрій
RISC	—	Reduced Instruction Set Computing (обрахунки із скороченим набором команд)

					ХНТУ 123.22010 ПЗ			
Зм.	Арк.	№ докум.	Підпис	Дата				
Розроб.		Гурковський О.О.			ПЕРЕЛІК УМОВНИХ ПОЗНАЧОК, СИМВОЛІВ, ОДИНИЦЬ, СКОРОЧЕНЬ І ТЕРМІНІВ	Лім.	Лист	Листов
Перевір.		Дроздова Є.А.						
Реценз.						4КСМ		
Н. Контр.		Дроздова Є.А.						
Затверд.		Григорова А.А.						

ВСТУП

Сучасна енергетика України перебуває у стані надзвичайно високого навантаження та ризику, особливо в умовах воєнного стану та постійних атак на критичну енергетичну інфраструктуру. Забезпечення безперебійної роботи електроенергетичних об'єктів стало питанням не лише економічної стабільності, а й національної безпеки держави. Відтак підвищення надійності та швидкодії систем релейного захисту і автоматики (РЗА) є одним із пріоритетних напрямів розвитку галузі електроенергетики.

Мікропроцесорні пристрої релейного захисту, такі як РС80-МР, широко застосовуються для автоматичного виявлення аварійних режимів, вимикання пошкоджених ділянок мережі та забезпечення стійкої роботи енергосистеми. Однак ефективність цих пристроїв безпосередньо залежить від своєчасної діагностики їх технічного стану. Виявлення потенційних несправностей на ранніх етапах дає змогу запобігти масштабним відключенням електроенергії, зменшити час простоїв і мінімізувати наслідки аварій.

У сучасних умовах, коли об'єкти енергетики перебувають під постійною загрозою фізичного ураження або кібератак, виникає гостра потреба у створенні надійних комп'ютерних систем діагностики, здатних працювати дистанційно, з високим рівнем захисту даних і мінімальним людським втручанням. Розробка таких систем дозволяє не лише підвищити ефективність експлуатації обладнання, а й сприяє розвитку вітчизняних технологій у сфері цифрової енергетики.

Тема даної кваліфікаційної роботи є актуальною, оскільки поєднує сучасні підходи до діагностики електротехнічних пристроїв із практичними потребами української енергетики під час війни. Розроблена комп'ютерна система діагностики мікропроцесорного пристрою РС80-МР дозволить автоматизувати процес технічного контролю, своєчасно виявляти несправності

					ХНТУ 123.22010 ПЗ				
Зм.	Арк	№ докум.	Підпис	Дата					
Розроб.	Гурковський О.О.				ВСТУП	Лім.	Лист	Листов	
Перевір.	Дроздова Є.А.								
Реценз.						4КСМ			
Н. Контр.	Дроздова Є.А.								
Затверд.	Григорова А.А.								

та забезпечувати стабільну роботу систем релейного захисту й автоматики навіть у складних умовах функціонування енергосистеми.

Таким чином, виконання цієї роботи має важливе теоретичне й практичне значення, спрямоване на підвищення надійності енергопостачання України, вдосконалення засобів моніторингу та розвитку цифрових технологій у галузі енергетичної безпеки.

					ХНТУ 123.22010 ПЗ						
Зм.	Арк	№ докум.	Підпис	Дата	ВСТУП				Літ.	Лист	Листов
Розроб.		Гурковський О.О.									
Перевір.		Дроздова Є.А.									
Реценз.									4КСМ		
Н. Контр.		Дроздова Є.А.									
Затверд.		Григорова А.А.									

1 ОГЛЯД СТАНУ ПИТАННЯ І ПОСТАНОВКА ЗАВДАННЯ

1.1 Призначення та функціонування пристрою PC80-MP

Мікропроцесорний пристрій PC80-MP призначений для використання в схемах релейного захисту та протиаварійної автоматики ліній напругою 6...35 кВ, у тому числі для заміни застарілих електромеханічних реле РТ80 та РТ90.

Пристрій може встановлюватися в релейних відсіках КРП, КРПЗ і КСО, на панелях та шафах в релейних залах і на пультах управління, а також у релейних шафах зовнішньої установки на ВРП.

Пристрій може застосовуватися як самостійний пристрій, так і разом з іншими пристроями РЗА.

PC80-MP – багатофункціональний цифровий пристрій, зібраний на сучасній елементній базі із застосуванням SMD монтажу, що поєднує різні функції захисту, контролю, керування та сигналізації.

Загальний вигляд пристрою (з боку передньої панелі) показано на рис.1.1.

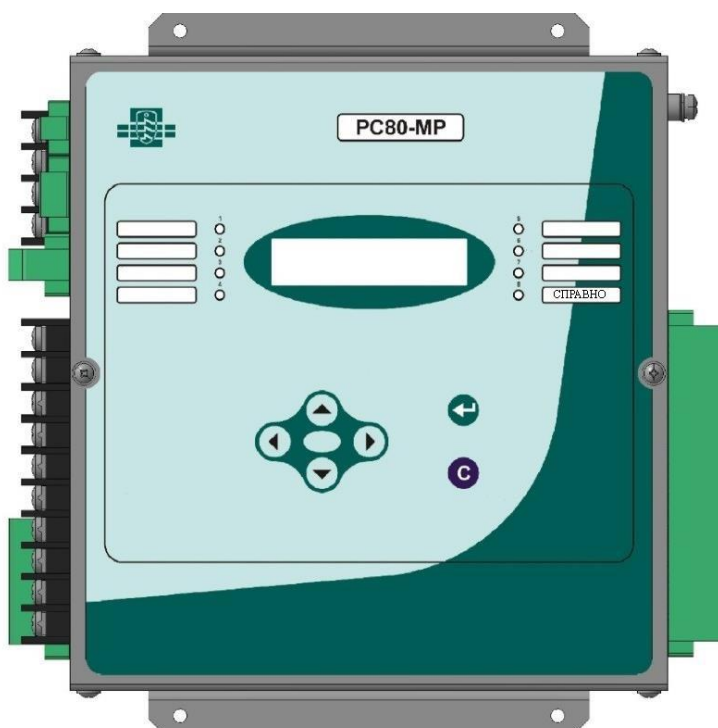


Рисунок 1.1 – Зовнішній вигляд пристрою PC80-MP

Пристрій забезпечує наступні експлуатаційні можливості:

					ХНТУ 123.22010.ПЗ	Арк
Зм.	Лист	№ докум.	Підпис	Дата		13

- локальне (місцеве) та дистанційне налаштування внутрішньої конфігурації (введення захисту та автоматики, вибір захисних характеристик, кількості ступенів захисту, налаштування аварійного осцилографа, функцій світлодіодів та ін.) та її збереження;
- сигналізацію роботи захистів і автоматики, положення комутаційних апаратів, несправності пристрою за допомогою реле та призначених світлодіодів, а також по каналу АСУ;
- реєстрацію та зберігання осцилограм;
- контроль та індикацію положення вимикача, а також справності його кіл керування, місцеве та дистанційне керування вимикачем, перемикання режиму керування, діагностику вимикача;
- вимірювання поточних значень електричних параметрів об'єкта, що захищається;
- визначення виду аварії;
- безперервний оперативний контроль працездатності (самодіагностики) протягом усього часу роботи;
- гальванічну розв'язку входів і виходів, включаючи кола живлення, для забезпечення високого ступеню захисту від завад;
- високий опір та міцність ізоляції входів та виходів відносно корпусу та між собою для підвищення стійкості пристрою до перенапруг, що виникають у вторинних колах КРП;

У пристрої передбачені календар та годинник астрономічного часу з енергонезалежним живленням з індикацією року, місяця, дня місяця, години, хвилини та секунди з можливістю синхронізації ходу годинника по каналах АСУ. Пристрій забезпечує синхронізацію внутрішнього годинника від зовнішнього пристрою.

Перелік функцій, що виконуються пристроєм, наведено у табл.1.1.

					ХНТУ 123.22010.ПЗ	Арк
Зм.	Лист	№ докум.	Підпис	Дата		14

Таблиця 1.1 - Перелік функцій, які виконує пристрій

№	Функція	Кількість ступенів захисту	Код ANSI
1	Максимальний струмовий захист МС31, МС32	2	51
2	Струмова відсічка СВ1, СВ2	2	50
3	Направлений захист від замикань на землю ЗН31, ЗН32	2	67N
4	Зовнішній захист ЗЗ	1	
5	Двократне АПВ	1	
6	АЧР	1	81H
7	ЧАПВ	1	81L
8	Вимірювання, розрахунок, відображення на дисплеї та передача по мережі всіх аналогових величин, з якими працює пристрій	+	

Пристрій не спрацьовує хибно і не пошкоджується:

- при знятті та подачі оперативного струму, а також при перервах живлення будь-якої тривалості з подальшим відновленням;
- при подачі напруги оперативного постійного струму зворотної полярності;
- при замиканні на землю кіл оперативного струму.

Пристрій забезпечує зберігання параметрів налаштування та конфігурації захисту та автоматики (уставок) протягом усього терміну служби незалежно від наявності напруги живлення.

Для забезпечення ходу годинника та зберігання в пам'яті зафіксованих даних (дані журналів аварій, подій, навантажень та осцилографу) при зникненні оперативного живлення використовується змінний елемент живлення (батареяка типу CR2032, 3.0 В, 210 мА*год). Нова батареяка у пристрої без оперативного живлення забезпечує зберігання інформації в середньому протягом 5 років. Розрахунковий термін служби батареяки за умови присутності на реле напруги протягом 90% часу – 10 років.

1.1.1 Технічні характеристики пристрою

Основні технічні характеристики пристрої наведені в табл.1.2.

					ХНТУ 123.22010.ПЗ	Арк
Зм.	Лист	№ докум.	Підпис	Дата		15

Таблиця 1.2 - Основні параметри пристрою РС80-МР

Параметр	Значення
Параметри надійності	
Повний середній термін служби	не менше 25 років за умови своєчасного проведення регламентних робіт з технічного обслуговування
Середнє напрацювання на відмову	щонайменше 100 000 год.
Нормальні умови експлуатації	
Робоча температура	від мінус 40 до +70 °С
Відносна вологість	не більше 98% при 25 °С
Кліматичне виконання та категорія розміщення виробів	- макрокліматичні райони з помірним та холодним кліматом; - експлуатація в нерегулярно опалюваних приміщеннях; - з розширеним діапазоном температури навколишнього повітря при експлуатації.
Висота над рівнем моря	не більше 2000 м координатія ізоляції залежно від висоти: - коригування значень повітряних проміжків (розріджене повітря) відповідно до ДСТУ EN 60664-1 (IEC 60664-1)
Навколишнє середовище	вибухобезпечне середовище повітря не містить корозійного, запалюваного пилу або суміші, що руйнують ізоляцію та метали
Місце установки	має бути захищене від попадання бризок, води, олій, емульсій, а також від прямої дії сонячної радіації
Критерій функціонування пристрою	A
Вібраційні навантаження:	
- з максимальним прискоренням від 0,5g в діапазоні частот:	0,5 - 100 Гц;
Багаторазові ударні навантаження:	
- тривалість	- 2 – 20 мс;
- пікове прискорення	- 3g;
Ступінь захисту оболонки ДСТУ EN 60529 (IEC 60529 , СТ РК IEC 60529)	- по лицьовій панелі – IP54 ; - по корпусу, крім зовнішніх з'єднувачів та затискачів – IP40 ; - по затискачах струмових кіл – IP00; - по з'єднувачам інших кіл – IP20
Оперативне живлення	
Номінальна напруга живлення	230 В AC/DC; 110 В AC/DC; 24 В DC
Діапазон напруги живлення	80 ... 230 В

Параметр	Значення
Тип напруги живлення	- постійний; - змінний; - від джерела живлення по колам струму
Частота мережі	50 Гц
Стійкість до короткочасного підвищення напруги до 400 В діючого значення	не більше 5 хвилин
Час готовності пристрою до роботи після подачі напруги оперативного живлення	не більше 0,1 с
Час працездатності при короткочасних перервах живлення тривалістю	до 0,5 с
Потужність споживання пристрою (без спрацювання вихідних реле)	не більше 5 Вт
Додаткове споживання потужності при кожному спрацюванні вихідних реле.	не більше 0,25 Вт
Живлення по колам струму	
Мінімальний струм фази (А або С) що забезпечує початкову працездатність приладу	$0,7 \pm 0,15$ А
Мінімальний струм фази (А, або С, або їх суми) що забезпечує працездатність приладу без обмежень дії на вихідні реле	1,8 А
Потужність споживання струмового живлення при проходженні по ним струму номінальної величини	не більше 5 Вт
Термічна стійкість струмових кіл живлення	6 А – тривало 200 А протягом 1 с
Номінальна частота	50Гц
Вимірювальні кола струму	
струми фаз А, С, струм ЗІО (I_b) у виконанні (0,1 - 150 А): - номінальні значення, А - діапазон вимірювань, А - відносна похибка в діапазоні: 0,1...1,0 А 1,0...150 А	5,0 0,1 ... 150 5 % 3 %
Струм ЗІО у виконанні (0,004 - 5,0): - номінальні значення, А - діапазон вимірювань, А - відносна похибка	1,0 0,002 ... 5 5%
Термічна стійкість кіл струму	$40I_{ном}$ протягом 1 с; $1,2I_{ном}$ – тривало

Параметр	Значення
Потужність, що споживається вимірювальними колами, при номінальному струмі	0,3 ВА/фазу
Номінальна частота	50Гц
Вимірювальні кола напруги	
Діапазон вимірювань напруги $3U_0$	0 ... 150 В
Відносна похибка при $U > 0,2U_n$	3%
Потужність, що споживається вимірювальними колами	0,3 ВА/фазу
Термічна стійкість кіл напруги	$2U_n$ протягом 2 с; $1,5U_n$ – тривало
Номінальна частота	50Гц
Дискретні входи	
Кількість дискретних входів	чотири ($DI1 - DI4$)
Номінальна напруга дискретних входів	110 або 230 В (вибір перемичками для кожного входу окремо)
Тип дискретних входів	Опто-розв'язка
Час демпфування (призначається однією уставкою для всіх входів)	від 0 до 250 мс, крок 10 мс
Власний час спрацювання	не більше 0,035 с
Порогові рівні напруги перемикування дискретних входів - змінна напруга, - постійна напруга	«1» – вище $0,56U_n$ / «0» – нижче $0,51U_n$; «1» – вище $0,7U_n$ / «0» – нижче $0,7U_n$
Максимальна напруга дискретних входів DI - для номінальної напруги 230 В - для номінальної напруги 110 В	264 В 132 В
Величина імпульсу струму при увімкненні	20 мА
Допустимий час одноразової подачі напруги 420 В діючого значення на дискретні входи DI	не більше 1 с
Коефіцієнт гармонік	не більше 12%
Споживана потужність	1,5 Вт на вхід
Вхід роботи від «сухого» контакту	Вхід $DI4$ (має внутрішнє живлення від зарядженого конденсатора, що пов'язаний гальванічно з колом живлення 80–230 В)
Вихідні реле	
Кількість вихідних реле	п'ять ($KL1 - KL5$)
Максимальний комутований (піковий) струм	15 А

Параметр	Значення
Максимальна напруга на контактах: - змінна - постійна	400 В 250 В
Довготривале струмове навантаження контакту	8 А
Максимальна здатність комутації резистивного навантаження - по змінному струму - по постійному струму	8/250 А/В 8/48; 1/50; 0,4/250 А/В
Електричний ресурс при номінальному навантаженні <i>ACI</i> , не менше	10 ⁵
Механічний ресурс, не менше	2 × 10 ⁷
Тип контакту <i>KL1</i> , <i>KL2</i>	1 перемикаючий контакт
Тип контактів <i>KL3</i>	2 перемикаючих контакти
Тип контактів <i>KL4</i>	2 перемикаючих контакти (поляризоване реле)
Тип контактів <i>KL5</i>	1 нормально закритий контакт
Дешунтування	2 симістори
Термічна стійкість кін. дешунтування	120 А, 1 с (для вмонтованих у вимикач струмових розчіплювачів РТМ1 та РТМ2)
Групи уставок захисту	
Кількість груп уставок захисту	1
Порти та лінії зв'язку	
Інтерфейс RS-485	
Функціональне призначення	для організації локальної інформаційної мережі
Кількість	1
Розташування	Порт на боковій панелі реле, вита пара
Тип	Ізольована, полудуплекс
Протокол передачі	<i>Modbus-RTU</i>
Швидкість передачі	1200 – 115200 бод (програмується)
Адреса в мережі	1...247 (програмується)
Біт парності	<i>parity odd/parity even/parity none/mark/space</i>
Стоп біт	1/1,5/2 біта
Електромагнітна сумісність	
Пристрій задовольняє вимогам EMC за ДСТУ EN 61000-6-5 (IEC 61000-6-5, ГОСТ IEC 61000-6-5):	
Стійкість до електростатичних розрядів ДСТУ EN 61000-4-2 (IEC 61000-4-2), СЖ 2 - контактний - повітряний	± 6 кВ ± 8 кВ

Параметр	Значення	
Стійкість до наносекундних імпульсних перешкод ДСТУ EN 61000-4-4 (ІЕС 61000-4-4, ГОСТ ІЕС 61000-4-4) , - СЖ4 - СЖ3 - СЖ4	4,0 кВ,	сигнальні порти з'єднання з високовольтним обладнанням та лініями зв'язку; порти електроживлення змінного та постійного струму; порт функціонального заземлення
	1,0 кВ,	сигнальні порти локального з'єднання
	2,0 кВ,	сигнальні порти польового з'єднання
Стійкість до мікросекундних імпульсних перешкод великої енергії ДСТУ EN 61000-4-5 (ІЕС 61000-4-5, СТ РК ГОСТ Р51317.4.5): за схемою «провід-провід», СЖ3 за схемою «провід-земля» , СЖ4 за схемою «провід-провід», СЖ1 за схемою «провід-земля» , СЖ2 за схемою «провід-провід», СЖ2 за схемою «провід-земля» , СЖ3	2,0 кВ	сигнальні порти з'єднання з високовольтним обладнанням та лініями зв'язку; порти електроживлення змінного струму
	4,0 кВ	
	0,5 кВ	сигнальні порти локального з'єднання
	1,0 кВ	
	1,0 кВ	сигнальні порти польового з'єднання
	2,0 кВ	порти електроживлення постійного струму
Стійкість до кондуктивних перешкод, наведених радіочастотними електромагнітними полями ДСТУ EN 61000-4-6 (ІЕС 61000-4-6, ГОСТ ІЕС 61000-4-6), СЖ3	10 В	
Стійкість до магнітного поля частоти мережі ДСТУ EN 61000-4-8 (ІЕС 61000-4-8, ГОСТ ІЕС 61000-4-8) -Напруженість безперервного магнітного поля промислової частоти; - Напруженість короткочасного магнітного поля промислової частоти (1с)	100 А/м	
	1000 А/м	
Ізоляційні властивості		
Опір ізоляції між колами пристрою, при температурі навколишнього повітря 20±5°C та вологості не більше 90%	не менше 100 МОм	
Діелектрична міцність ізоляції між колами пристрою, температура навколишнього повітря 20±5 °C та вологість не більше 90%), при напрузі випробування	на протязі 1 хв	

Пристрій відповідає вимогам серії стандартів ІЕС 62443 та ІЕС 62351. Пристрій забезпечує вимоги безпеки згідно відповідних розділів ІЕС 62351 залежно від інтегрованих протоколів зв'язку.

Технологічний процес виробництва пристроїв організований з урахуванням вимог стандарту ISO 2700x та сертифікований ISO 9001:2015, що гарантує високу якість у тому числі у відношенні захищеності від кібернетичних атак в інформаційних мережах, що відповідає серії стандартів ІЕС 62443.

Перед введенням пристрою в роботу здійснюється налаштування (перевірка) конфігурації параметрів захисту та автоматики, завдання числових значень уставок локально, за допомогою клавіатури пристрою, або за допомогою персонального комп'ютера через порт зв'язку RS-485.

Для конфігурування пристрою за допомогою персонального комп'ютера (ноутбука) використовується спеціальне програмне забезпечення «BURZA».

Призначення функцій захисту задається у режимі завдання уставок. Уставки, що вводяться у пристрій, не залежать від наявності напруги живлення і зберігаються протягом усього терміну служби пристрою.

Пристрій підключається:

- до кіл вимірювання:
- струми фаз *A*, *B*, *C* у виконанні без *3Io*;
- струми фаз *A*, *C*, *3Io* у виконанні з *3Io*;
- напруга нульової послідовності *3Uo*.
- до кіл живлення з номінальною напругою 230В/110В постійного / змінного струму;
- до кіл дешунтування електромагнітів вимкнення вимикачів;
- до кіл живлення від трансформаторів струму;
- до контрольних кіл формування сигналів на дискретних входах і колах, що комутуються вихідними реле пристрою;
- до локальної мережі обміну інформацією через інтерфейс RS-485;

Підключення інших кіл вторинної комутації повинно виконуватися до роз'ємів пристрою мідними провідниками перерізом не менше ніж 1,5 мм².

					ХНТУ 123.22010.ПЗ	Арк
						21
Зм.	Лист	№ докум.	Підпис	Дата		

Конструкція роз'ємів дозволяє підключення до кожної клеми одного провідника перерізом до 2,5 мм², або двох багатожильних провідників перерізом до 2,5 мм².

1.1.2 Склад пристрою

Конструктивно пристрій виконано у вигляді сталевого корпусного блоку.

У корпусному блоці встановлені цифровий індикатор, блок з клавіатурою електронні модулі (плати), які кріпляться безпосередньо до корпусу та фіксуються між собою за допомогою дистанційних різьбових стійок та втулок. Конструктивно кожний модуль представляє собою друковану плату з електронними компонентами. Пристрій має відсік для встановлення літієвої батареї, світлодіодну індикацію справності запобіжника, а також гвинтовий затискач для заземлення пристрою.

Пристрій складається з електронних модулів (плат):

- Модуль KEY-80;
- Модуль CPU-80;
- Модуль DI-80;
- Модуль RL-80;
- Модуль BP-80;
- Модуль DSH-80.

Розташування елементів управління та індикації пристрою показано на рис.1.2.

Усі елементи керування пристроєм розташовані на передній панелі. На передній панелі пристрою розташовані вікно індикатора, кнопки керування пристроєм, світлодіодна індикація.

Зовнішні підключення пристрою здійснюються за допомогою роз'ємів та клемного з'єднувача «під гвинт», що розташовані з бокових сторін корпусного блоку.

Всі вхідні (вихідні) зовнішні роз'єми мають відповідне маркування.

					ХНТУ 123.22010.ПЗ	Арк
						22
Зм.	Лист	№ докум.	Підпис	Дата		

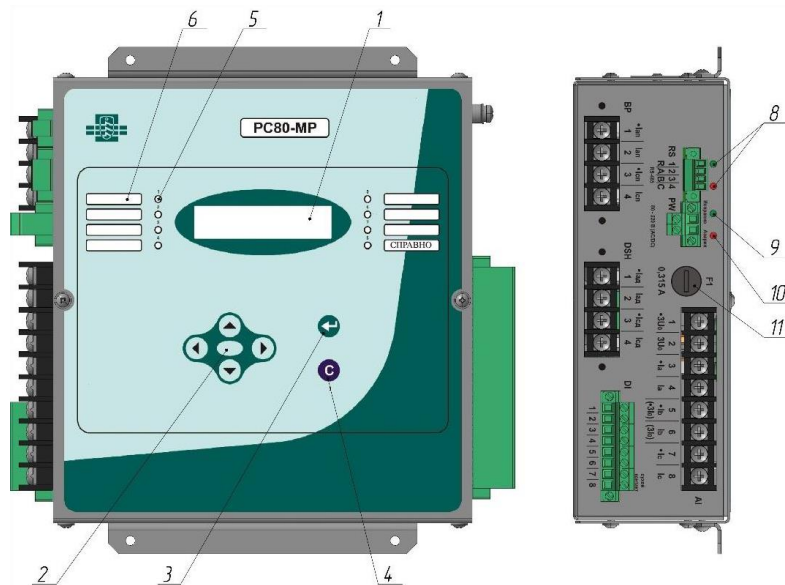


Рисунок 1.2 – Розташування елементів управління та індикація пристрою

- 1 – вікно індикатора;
- 2 – кнопки («Вліво», «Вправо», «Вгору», «Вниз») управління пристроєм;
- 3 – кнопка «Ввід»;
- 4 – кнопка «Скидання»;
- 5 – вікна світлодіодної індикації (8 вікон);
- 6 – поле з надписом функції, що призначена на відповідну світлодіодну індикацію;
- 7 8 – світлодіодна індикація сигналів Rx та Tx порта зв'язку RS-485;
- 9 – світлодіодна індикація справності джерела живлення за напругою 230 В;
- 10 – світлодіодна індикація запобіжника;
- 11 – плавкий запобіжник.

Для оперативного відображення інформації у пристрої застосовується однорядковий дисплей.

При увімкненні живлення на індикаторі пристрою відображається поточне значення струму фази A . Якщо натиснути кнопку скидання, користувач переходить до головного меню пристрою.

Структура головного меню складається з наступних пунктів:

- «Меню вимірювання»;
- «Журнал аварій»;

- «Журнал навантажень»;
- «Контроль»;
- «Налаштування»;
- «Конфігурація».

Користувач кнопками «ВГОРУ», «ВНИЗ», «ВЛІВО», «ВПРАВО», «ВВІД», «СКИДАННЯ» може пересуватися по пунктах меню і змінювати значення уставок.

У меню «Вимірювання» відображаються аналогові величини, з якими працює пристрій. Виміряні величини струмів і напруги відображаються у первинних одиницях з урахуванням $K_{тс}$ і $K_{тн}$. Вікно вимірів виводиться на однорядковий дисплей у нормальному режимі і може прокручуватися кнопками «ВГОРУ», «ВНИЗ». Величини, що відображаються в меню «Вимірювання» представлені в табл.1.3.

У меню «Журнал аварій» та «Журнал навантажень» відображаються зафіксовані повідомлення.

Таблиця 1.3 - Величини, що відображаються в меню «Вимірювання»

Параметр	Формат відображення	Діапазон вхідних величин	Умови відображення вікна в залежності від значення позиції A в коді	
I_a струм фази A	000,0 А; 00,00 кА.	4 ... 999,9 А вище 1000,0 А	завжди відображається	
I_b струм фази B	-	-	$A = 1$ або 2	вікно приховане
	000,0 А; 00,00 кА.	0 ... 999,9 А вище 1000,0 А	$A = 3$	вікно відображається
I_c струм фази C	000,0 А; 00,00 кА.	0 ... 999,9 А вище 1000,0 А	завжди відображається	
$I_{\Sigma 0}$ струм нульової послідовності	0,000 А	0,004 ... 5,0 А	$A = 1$	вікно відображається
	000,0 А; 00,00 кА.	0 ... 999,9 А вище 1000,0 А	$A = 2$	вікно відображається
	-	-	$A = 3$	вікно приховане
$U_{\Sigma 0}$ напруга нульової послідовності	000,0 В; 00,00 кВ.	0 ... 999,9 В вище 1000,0 В	$A = 1$ або 2	вікно відображається
	-	-	$A = 3$	вікно приховане

У меню «Контроль» відображаються поточні значення дискретних входів, вихідних реле, стан пускових органів функцій захистів та автоматики, поточні значення входних струмів і напруги у вторинних одиницях, відображення поточного часу і дати, тип пристрою з кодом замовлення, серійний номер, та версія програмного забезпечення пристрою.

У меню «Налаштування» відображаються значення уставок пристрою по струму, напрузі, часу, дозволу роботи окремих функцій пристрою в двох можливих режимах: «Читання» та «Редагування».

Вхід в режим «Читання» виконується без введення пароля, в режим «Редагування» - із введенням пароля. Якщо користувач увійшов у меню «Редагування» в режимі зміни, то за фактом виходу з цього пункту меню необхідно зберегти уставки. Якщо цього не зробити, всі змінені уставки не збережуться.

У меню «Конфігурація» відображаються параметри роботи і всі призначення дискретних входів, вихідних реле, світлодіодів, логіка роботи функцій захистів, журналу аварій, журналу навантажень, осцилографа, параметри налагодження інтерфейсу RS-485, налаштування поточних дати і часу.

Вхід в меню «Налаштування» можливий в режимах «Читання» та «Редагування». Вхід в режим «Читання» виконується без введення пароля, в режим «Редагування» - з введенням пароля. Якщо користувач увійшов у меню «Редагування» в режимі зміни, то за фактом виходу з цього пункту меню необхідно зберегти змінені параметри. Якщо цього не зробити, всі обрані зміни не збережуться.

Модуль CPU призначений для обробки всіх алгоритмів, запису журналів та осцилограм, а також для зв'язку з пристроєм за протоколом передачі даних Modbus- RTU. Зв'язок пристрою із зовнішніми приладами забезпечується одним портом зв'язку RS-485, розміщеним на лівій боковій панелі пристрою.

					ХНТУ 123.22010.ПЗ	Арк
						25
Зм.	Лист	№ докум.	Підпис	Дата		

Модуль *DI-80* призначений для введення в пристрій чотирьох дискретних сигналів. Доступна номінальна напруга для кожного з дискретних входів *DI1*, *DI2*, *DI3* може бути задана перемичками на платі (110 або 230 В).

Дискретний вхід *DI4* працює по «сухому» контакту від заряджених конденсаторів. Конденсатори заряджаються тільки за наявності оперативної напруги живлення.

Роз'єм дискретних входів модуля *DI-80* розміщується на лівій боковій панелі пристрою.

Модуль *RL-80* призначений для підключення зовнішніх кіл п'яти вихідних реле.

Пристрій може бути укомплектований модулем живлення від струмових входів *BP-80*. Модуль *BP-80* призначений для забезпечення оперативного живлення і працездатності пристрою від джерела живлення по колам струму, у випадку відсутності живлення по колам напруги.

При живленні по колам струму пристрій починає працювати при протіканні струму $0,7 \pm 0,15$ А за фазою *A* або фазою *C*. При цьому, якщо сума струмів по фазам *A* та *C* в діапазоні від 0,6 до 1,8 А, то пристрій ігнорує дію сигналів «Пуск МСЗ 1(2)», «АЧР», «АПВ», «ЗНЗ 1(2)», «ЗЗ» на вихідні реле. Якщо сума струмів по фазам *A* та *C* більше, ніж 1,8 А, то пристрій працює без обмеження дії на вихідні реле.

Пристрій блокує логіку роботи при одночасному призначенні роботи захистів МСЗ, СВ, СВ2 з уставкою нижче 1 А на більш, ніж одне реле. При цьому відключається реле та гасне світлодіод «Справно».

Пристрій може бути укомплектований модулем дешунтування *DSH-80*. Модуль *DSH-80* призначений для організації відключення високовольного вимикача від захистів пристрою шляхом подачі струму від трансформаторів струму безпосередньо на струмові котушки вимкнення високовольних вимикачів.

					ХНТУ 123.22010.ПЗ	Арк
						26
Зм.	Лист	№ докум.	Підпис	Дата		

Пристрій містить два ступеня МСЗ. У розділі «Уставки» для кожного ступеня МСЗ задається його ввід-вивід, уставки за часом та струмом, прискорення при увімкненні вимикача та пуск АПВ.

У розділі конфігурації призначаються дискретні входи для блокування, вихідні реле, світлодіоди.

При перевищенні вхідним струмом будь якої фази величини уставки МСЗ 1(2) по струму, формується сигнал «Пуск МСЗ 1(2)». Якщо за час, менший заданої уставки МСЗ 1(2) по часу, величина вхідного струму знизилась нижче значення уставки по струму з врахуванням коефіцієнту повернення, таймер уставки по часу скидається, і функція МСЗ 1(2) повертається у вихідний стан. Вимкнення вимикача не відбувається. Світлодіоди, призначені на сигнал «Пуск МСЗ 1(2)» залишаються активними до квіттування.

При стійкому в часі перевищенні вхідним струмом величини уставки МСЗ 1(2) по струму спрацьовує таймер незалежної або залежної від струму характеристики (визначається при конфігурації пристрою), формується сигнал «Робота МСЗ 1(2)» з дією на обрані в конфігурації вихідні реле, схему дешунтування і світлодіоди.

МСЗ 1(2) може працювати з прискоренням при ввімкненні вимикача. Прискорення вводиться на 1 с після появи сигналу логічна «1» на обраному дискретному вході $DII - DI4$ (БКВ).

МСЗ 1(2) може блокуватись одним з дискретних входів $DII - DI4$. Дозвіл блокування по DI задається при конфігурації пристрою. Робота ступеня по DI блокується на весь час наявності логічної «1» на призначеному DI з урахуванням інверсії та демпфування на ньому.

Всі налаштування (уставки за струмом, часом, виду характеристики тощо) задаються незалежно для кожного ступеня захисту.

Пристрій містить два ступеня струмової відсічки СВ 1(2). Для кожного ступеня СВ конфігурацією задаються дозволи на її ввід-вивід, задаються уставки за часом та струмом. Також окремо призначаються дискретні входи для блокування, вихідні реле, світлодіоди та пуск АПВ.

					ХНТУ 123.22010.ПЗ	Арк
						27
Зм.	Лист	№ докум.	Підпис	Дата		

При перевищенні вхідним струмом будь якої фази величини уставки СВ 1(2) по струму формується сигнал «Пуск СВ 1(2)». Якщо за час, менший заданої уставки по часу, величина вхідного струму знизилась нижче значення уставки СВ 1(2) по струму з врахуванням коефіцієнту повернення, таймер уставки по часу скидається, і функція СВ 1(2) повертається у вихідний стан. Вимкнення вимикача не відбувається. Світлодіоди, призначені на сигнал «Пуск СВ 1(2)» залишаються активними до квітання.

Захист від замикань на землю ЗНЗ доступний тільки у двофазному виконанні пристрою. Пристрій містить два ступеня ЗНЗ 1(2). Для кожного ступеня ЗНЗ конфігурацією задаються дозволи на ввід-вивід окремих функцій ЗНЗ, уставки за часом, струмом, напругою і кутом напрямку потужності нульової послідовності. Також окремо призначаються дискретні входи для блокування, вихідні реле, світлодіоди та пуск АПВ.

Пристрій має модифікації, які оснащені виходами для дешунтування електромагнітів вимкнення. Функція дешунтування реалізована на симісторних ключах.

При використанні функції дешунтування на електронних ключах, слід враховувати, що на відкритому ключі (тобто при відсутності дешунтування) наявна напруга, порядку 1 В.

При підключенні до кіл дешунтування струмових котушок вимкнення масляних вимикачів із споживанням близько 35 Вт, це не впливає на режим вимкнення.

При використанні дешунтування, в деяких типах вакуумних вимикачів із малим споживанням по колу дешунтування, зазначеної остаточної напруги виявляється достатнім для спрацювання, тобто хибного вимкнення. В таких типах вакуумних вимикачів вимкнення відбувається від попередньо заряджених конденсаторів. Енергія струмових кіл дешунтування йде не на роботу приводу, а тільки на формування команди (роботу чутливого проміжного реле), що й зумовлює дуже мале споживання.

					ХНТУ 123.22010.ПЗ	Арк
						28
Зм.	Лист	№ докум.	Підпис	Дата		

Для таких вимикачів дешунтування електронними ключами використовувати неможливо (також - в цьому немає необхідності, тому що від доданого у привід попередньо зарядженого конденсатора завжди можливо сформувати команду вимкнення «сухим контактом» пристрою релейного захисту).

Логічний захист шин (ЛЗШ) є ефективним засобом підвищення швидкості дії захистів секцій шин РП 6-10-35 кВ на об'єктах, де всі пристрої захистів розміщені в межах однієї будівлі або підстанції, і є можливість організувати безпосередні фізичні зв'язки між терміналами попередніх та наступних захистів з використанням контактів вихідних реле та дискретних входів.

Загальний принцип реалізації ЛЗШ полягає в організації блокування швидкодіючих ступенів (відсічок) наступних захистів (приєднань, що живлять шини РП) сигналами пуску ступенів попередніх захистів (що живляться від шин цього ж РП).

При цьому блокування наступних захистів виконується без витримки часу дією пускових органів попередніх захистів. Селективний захист шин може здійснюватись відсічками наступних ступенів захистів з практично нульовими витримками часу. Крім цього, вказані відсічки для забезпечення селективності не потребують враховувати максимальні струми КЗ на початку зони дії попередніх захистів, тому що блокуються їх пусковими органами.

Існує два варіанти організації шинок блокування ступенів ЛЗШ наступних захистів: «паралельна» і «послідовна» схема з'єднання контактів пускових органів попередніх захистів.

При паралельній схемі нормально відкриті контакти пуску попередніх захистів (ЛЗШ) на кожному приєднанні збираються на загальні шинки для увімкнення їх до схеми наступних захистів, в результаті чого контакти пуску попередніх захистів різних приєднань виявляються увімкненими паралельно. При цьому, кількість незалежних пар таких шинок співпадає із кількістю приєднань з наступними захистами.

					ХНТУ 123.22010.ПЗ	Арк
						29
Зм.	Лист	№ докум.	Підпис	Дата		

Зовнішніми захистами для пристрою названі функції, що реагують на спрацювання контактів зовнішніх датчиків, які підключаються до дискретних входів пристрою. Організація зовнішнього захисту аналогічна організації будь-якого ступеня звичайних захистів, при цьому функція пускового органу ступеня захисту виконується зовнішнім датчиком з контактом на дискретному вході.

Призначення дискретного входу на роботу ЗЗ задається конфігурацією.

Функція АЧР (автоматичне частотне розвантаження/частотне автоматичне повторне ввімкнення) реалізовується від зовнішнього пристрою АЧР шляхом прийому сигналу від шинки АЧР на дискретний вхід пристрою. Дозвіл роботи АЧР, призначення дискретних входів, вихідних реле, світлодіодів задається конфігурацією пристрою.

За фактом прийому зовнішнього сигналу від шинки АЧР формується команда «Робота АЧР» з дією на призначене вихідне реле, світлодіод і на відключення вимикача.

Пристрій містить функцію двократного АПВ (автоматичне повторне ввімкнення) з пуском від захистів МСЗ 1(2), СВ 1(2), ЗНЗ 1(2), ЗЗ, із зовнішнім пуском по *DI* або однократне за фактом прийому сигналу ЧАПВ (після роботи АЧР).

Функція АПВ виконана з трьома витримками часу:

- готовності АПВ
- роботи першого циклу АПВ
- роботи другого циклу АПВ Умови блокування АПВ:
- робота АПВ заборонена в конфігурації;
- максимальний струм в одній із фаз (I_a, I_b, I_c) $> 0,2$ А, при умові БКВ=0;
- блокування по дискретному вході (на блокування АПВ призначений *DI*, і на вході цього *DI* присутня логічна «1»).

При виконанні умови блокування, таймер готовності АПВ, таймери першого та другого циклів роботи АПВ - скидаються, АПВ вважається не готовим. Умови блокування контролюються у всіх циклах.

					ХНТУ 123.22010.ПЗ	Арк
						30
Зм.	Лист	№ докум.	Підпис	Дата		

Розрахунок і вибір уставок захистів здійснюється згідно стандартних методик та не відрізняється від звичайних прийомів для ненаправлених МСЗ 1(2), ЗНЗ 1(2), АПВ та інших функцій релейного захисту та автоматики.

Ненаправлений захист від замикання на землю з мінімальною витримкою часу, яка може застосовуватись з дією на вимкнення за умовами безпеки, налаштовується з урахуванням кидка ємнісного струму при зовнішньому замиканні на землю уставкою, що дорівнює потрібному номінальному ємнісному струму лінії, яка захищається. Якщо це неможливо за чутливістю, то вводиться витримка часу не менше 0,5 с та уставка знижується до 1,5 ємнісного струму лінії. Для одночасного виконання умов швидкодії та високої чутливості можна використати два ступені – перший з мінімальною витримкою часу та відповідними уставками та другий зі збільшеною витримкою часу та максимальною чутливістю.

Вбудований осцилограф забезпечує запис трьох осцилограм доаварійного та післяаварійного режимів. Запис здійснюється у форматі «Comtraid», що є доступним для відтворення на цифрових випробувальних установках та перегляду за допомогою різних програм перегляду осцилограм. Загальна тривалість осцилограми складає 1,1 с. Час доаварійного запису 0,1 с. Частота дискретизації складає 24 точки на період.

1.2 Постановка завдання на кваліфікаційну роботу

У кваліфікаційній роботі необхідно розробити комп'ютерну систему діагностики мікропроцесорного пристрою релейного захисту та автоматики РС80-МР. Для цього [1]:

- Описати роботу пристрою, що діагностується. Провести аналіз засобів чи методів діагностики вибраного пристрою. Описати вхідний потік даних и вимоги щодо нього.
- У відповідності з варіантом спроектувати пристрій діагностики (ПД). Згідно з варіантом – порт підключення – LPT; метод шифрування – шифр Віженера;

					ХНТУ 123.22010.ПЗ	Арк
Зм.	Лист	№ докум.	Підпис	Дата		31

- Забезпечити зв'язок ПД з Локальною мережею;
- Написати програму формування пакета даних для ПД, де перші два біти - номер ПК, наступні 8 біт – вхідний потік даних;
- В ПД виконати кодування отриманої інформації;
- Надати рекомендації для налагодження та обслуговування ПД;
- Спроектувати комп'ютерну мережу (КМ);
- Розробити програму моделювання роботи серверу.

1.2.1 Формування вхідного потоку даних

Для формування вхідного потоку даних згідно з завданням [1] потрібно № варіанта записати в вигляді XX.XX.XXXX, де XX – число народження, XX – місяць народження, XXXX – рік народження;

2) перевести отримане восьмизначне число в двійковий код. Додати нулі (при необхідності) ліворуч до 24 знаків: 110010 011111 001001 010101;

3) заповнити таблицю 1.4, де вказані місця розташування бітів, двійковими розрядами отриманого числа зліва направо зверху вниз.

Таблиця 1.4 – Таблиця, заповнена вхідними даними

	B ₈	B ₇	B ₆	B ₅	B ₄	B ₃	B ₂	B ₁
ПК ₁	1	1	0	1	0	0	1	0
ПК ₂	1	0	0	0	1	0	0	0
ПК ₃	1	1	1	1	1	1	1	0
ПК ₄	0	0	1	0	0	1	1	1

4) виокремити біти (табл. 1.5), значення яких можуть бути будь-якими (підкреслено);

Буде отримано 4 набори даних, кожен з яких назначений для відповідного ПК.

Таблиця 1.5 – Приклад заповнення таблиці виділеними бітами

	B ₈	B ₇	B ₆	B ₅	B ₄	B ₃	B ₂	B ₁
ПК ₁	1	1	0	1	0	0	1	X
ПК ₂	1	0	X	0	1	0	0	0
ПК ₃	X	1	1	1	X	1	1	X
ПК ₄	0	0	1	X	X	1	1	1

Ці кодові комбінації повинні будуть інтерпретуватися комп'ютерною системою діагностики як наступні події, які сталися з програмним регулятором:

Комбінація №1 (00X1001011): помилка центрального мікроконтролера.

Комбінація №2 (0100010X01): помилка на послідовному інтерфейсі RS-485.

Комбінація №3 (11111XX100): помилка блоку індикації.

Комбінація №4 (10X11X111X): помилка живлення.

Тут X може приймати значення 0 або 1.

Висновок: В даному розділі розглянуто мікропроцесорний пристрій релейного захисту та автоматики РС80-МР, його склад, технічні характеристики та порядок роботи з ним. Виконано постановку завдання на кваліфікаційну роботу. У відповідності з варіантом заповнено таблицю вхідних даних, назначено відповідність станів програмного регулятора кодовим комбінаціям, які поступають на персональні комп'ютери.

2 ПРОЄКТУВАННЯ ПРИСТРОЮ ДІАГНОСТИКИ

2.1 Особливості роботи і використання мікропроцесорів

Мікропроцесори - центральні обчислювальні одиниці сучасних електронних систем - забезпечують виконання інструкцій програм, керують роботою підсистем і взаємодіють з периферією. Цей розділ детально описує архітектурні та мікроархітектурні особливості мікропроцесорів, способи їх застосування у різних класах пристроїв (побутова електроніка, мобільні пристрої, вбудовані системи, промислова автоматика, автомобільна електроніка) та практичні аспекти розробки і впровадження систем на їх основі.

Розглянуті питання включають: загальну архітектуру, набір інструкцій, організацію шини і пам'яті, алгоритми управління, оптимізації продуктивності (конвеєри, superscalar, out-of-order), управління енергоспоживанням, засоби програмування та відладки, а також приклади використання та рекомендації щодо вибору мікропроцесора для конкретних завдань.

2.1.1 Архітектурні основи мікропроцесорів

Типовий мікропроцесор складається з таких основних блоків:

- Арифметико-логічний блок (ALU) виконує арифметичні та логічні операції.
- Блок керування (Control Unit) інтерпретує код інструкції та генерує сигнали управління для інших блоків.
- Регістрова файлова пам'ять (Register File) - швидке сховище для тимчасового зберігання операндів і результатів.
- Кеш-пам'ять (L1, L2, іноді L3) - ієрархія швидкої пам'яті для зниження затримок доступу до даних і інструкцій.
- Шина/Інтерфейси вводу/виводу для зв'язку з периферією та іншими підсистемами.

- Підсистема управління пам'яттю (MMU) трансліює віртуальні адреси в фізичні, керує сторінковою пам'яттю.

Ці блоки можуть змінюватися в залежності від типу процесора: загального призначення, цифрового сигнального процесора (DSP), мікроконтролера (MCU) або системи-на-чипі (SoC).

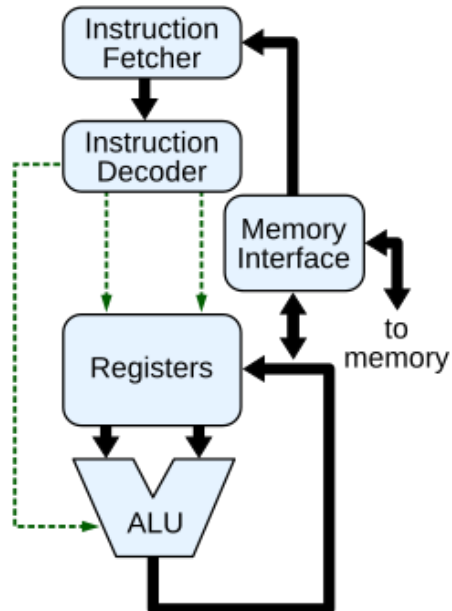


Рисунок 2.1 – Блок-схема типового мікропроцесора

Розрізняють такі види архітектури мікропроцесорів:

- Архітектура фон Неймана (рис.2.2) характерна тим, що інструкції та дані зберігаються в одній пам'яті і мають доступ через одну або спільні шини. Перевага такої архітектури - простота; недолік - потенційне «втягування» через спільний доступ (bottleneck).
- Архітектура Гарварда характеризується розділеною пам'яттю для інструкцій і даних, що дозволяє одночасно завантажувати інструкцію і операнд. Часто використовується в мікроконтролерах і DSP.
- RISC / CISC розрізняються підходом до набору інструкцій: RISC (Reduced Instruction Set Computer) використовує прості інструкції, що виконуються за один або кілька тактів; CISC (Complex Instruction Set Computer) містить складніші інструкції, які можуть виконувати багато дій за одну інструкцію. Сучасні процесори можуть поєднувати елементи обох підходів.

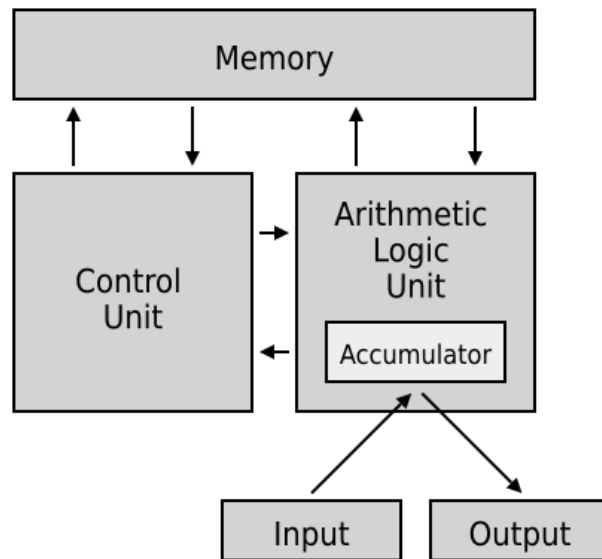


Рисунок 2.2 – Архітектура фон Неймана

ISA (Instruction Set Architecture) - формальний набір інструкцій, регістрів, режимів адресації і форматів даних, доступних програмісту. Вибір ISA визначає сумісність програмного забезпечення та інструментів розробки.

Поширеними ISA в цей час є x86/x86-64 (Intel/AMD), ARM (широко застосовуються у мобільних/вбудованих), RISC-V (відкрита архітектура), MIPS, PowerPC. Кожна має свої особливості: різну кількість регістрів, набори SIMD-інструкцій, механізми керування привілеями. В таблиці 2.1 наведено порівняння архітектур x86 та ARM.

Таблиця 2.1 - Порівняння архітектур x86 та ARM

Критерій	ARM	x86
Цільові ринки	Мобільні, вбудовані, IoT	ПК, сервери, робочі станції
Енергоспоживання	Низьке	Зазвичай вище
Набір інструкцій	RISC, простий	CISC, суміш зі складними інструкціями
Продуктивність на такт	Висока у нових реалізаціях	Висока, залежить від моделі
Екосистема	Широка (Android, вбудовані)	Широка (Windows, Linux)

Режими адресації визначають спосіб отримання операндів інструкції: прямий (immediate), регістровий, прямий доступ до пам'яті, регістрово-зсувний,

індексований, базовий плюс індекс, стековий доступ і ін. Гнучкість режимів адресації впливає на щільність коду і продуктивність.

В мікропроцесорах реалізується підтримка різних форматів даних - цілі числа (8/16/32/64 біт), числа з плаваючою комою (IEEE 754 single/double), SIMD-формати для векторних обчислень, BCD і спеціалізовані формати (fixed-point для DSP).

2.1.2 Мікроархітектурні рішення для підвищення продуктивності

2.1.2.1 Конвеєризація (pipelining)

Конвеєризація розбиває виконання інструкції на послідовні етапи (наприклад: вибір інструкції - fetch, декодування - decode, читання регістрів - read, виконання - execute, доступ до пам'яті - mem, запис результату - writeback). Кожен такт нова інструкція надходить на перший етап, що підвищує пропускну здатність.

Проблемами конвеєризації є залежності даних, залежності керування через переходи і структурні конфлікти. Для вирішення цих проблем застосовують наступні техніки: forwarding, branch prediction, speculative execution.

2.1.2.2 Superscalar і VLIW

Superscalar - архітектура, яка дозволяє одночасне виконання кількох інструкцій у різних функціональних блоках у рамках одного такту. Вимагає динамічної вибірки інструкцій та розподілу залежностей на апаратному рівні.

В рішенні VLIW (Very Long Instruction Word) замість апаратного розв'язання залежностей, компілятор формує довгі слова інструкцій, де декілька операцій виконуються паралельно. Перевага такого підходу - простіша апаратна частина, недоліком є велика залежність від якості компілятора.

2.1.2.3 Out-of-order execution (OoO)

Out-of-order виконання дозволяє виконувати інструкції в порядку, відмінному від порядку їх появи в програмі, коли їх операнди доступні, що збільшує використання функціональних блоків та загальну продуктивність.

					ХНТУ 123.22010.ПЗ	Арк
						37
Зм.	Лист	№ докум.	Підпис	Дата		

Реалізація цього рішення потребує складних механізмів: буферів, таблиць переіменування регістрів, ROB (reorder buffer) для відновлення програмної моделі при необхідності.

2.1.2.4 SIMD

Single Instruction Multiple Data (SIMD) дозволяє паралельно виконувати одну операцію над множиною даних (наприклад, AVX/NEON). Застосовується у мультимедіа, машинному навчанні та чисельних обчисленнях.

В таблиці 2.2 наведено порівняльну характеристику декількох мікроархітектурних рішень.

Таблиця 2.2 – Порівняння мікроархітектурних рішень

Техніка	Переваги	Недоліки
Конвеєризація	Підвищення пропускної здатності	Складність обробки залежностей
Superscalar	Паралельне виконання інструкцій	Складна апаратна логіка
Out-of-order	Краща використаність блоків	Великі апаратні буфери
VLIW	Спрощення апаратури	Потребує якісного компілятора

2.1.3 Організація пам'яті і кешування

Мета ієрархії пам'яті - поєднати швидкість і великий обсяг. Типова ієрархія: регістри - L1 cache (інструкції/дані) - L2 cache - L3 cache - оперативна пам'ять (DRAM) - зовнішня пам'ять (NVMe, HDD).

Застосовуються наступні політики кешування:

- Написання (write-through vs write-back): write-through миттєво записує оновлення в нижній шар, write-back відкладає запис до моменту заміни.
- Замінні політики (LRU, FIFO, random) впливають на хіт/міс показники.
- Розмір рядка кешу (cache line) і когерентність між ядрами в мультипроцесорних системах (MESI/MOESI протоколи).

Віртуальна пам'ять і MMU реалізує трансляцію віртуальних адрес у фізичні з використанням таблиць сторінок. Це забезпечує захист пам'яті, мультизадачність і простіший програмний інтерфейс, але вводить додаткові

затримки (TLB - трансляційний буфер сторінок використовується для пришвидшення).

2.1.4 Інтерфейси вводу/виводу і периферія

Зазвичай в мікропроцесорах застосовуються поширені стандартні інтерфейси: PCIe (високошвидкісний зв'язок для карт розширення), USB, SPI, I2C, UART, Ethernet. Вбудовані системи часто використовують SPI/I2C для датчиків і периферії, тоді як серверні та ПК-системи - PCIe та Ethernet.

Direct Memory Access (DMA) дозволяє периферії передавати дані в/з пам'яті без центрального процесора, знижуючи навантаження на CPU. Сучасні платформи також включають апаратні прискорювачі (GPU, NPU, DSP, крипто-прискорювачі) для специфічних завдань.

2.1.5 Управління енергоспоживанням і теплові аспекти

Мікропроцесори підтримують множину режимів енергозбереження: активний, пониженої частоти (DVFS - dynamic voltage and frequency scaling), сплячий, глибокий сон. Використання DVFS дозволяє зменшити напругу та частоту при низькому навантаженні, знижуючи енергоспоживання.

Теплове проектування TDP (Thermal Design Power) - характеристика, що вказує максимальну розсіювану потужність, яку система охолодження повинна відводити. Перегрів призводить до тротлінгу (зниження частоти) або до аварійного вимкнення.

2.1.6 Вбудовані мікропроцесори та мікроконтролери

Вбудовані мікропроцесори та мікроконтролери мають відмінності від процесорів загального призначення.

Мікроконтролери (MCU) зазвичай інтегрують CPU, флеш-пам'ять, ОЗП, периферійні контролери і ADC/DAC на одному кристалі; мають нижче енергоспоживання та кращу детерміністичність для реального часу. SoC (System

					ХНТУ 123.22010.ПЗ	Арк
						39
Зм.	Лист	№ докум.	Підпис	Дата		

on Chip) включають складніші підсистеми - GPU, апаратні прискорювачі, контролери пам'яті.

Такі процесори зараз мають широке використання. Можна навести наступні сфери застосування:

- Побутова електроніка: мікроконтролери для управління приладами (пральні машини, холодильники та ін.).
- Промислова автоматика: ПЛК та промислові контролери з підвищеною надійністю.
- Автомобільна електроніка: ECU, ADAS-системи використовують процесори з сертифікацією функціональної безпеки.
- IoT-пристрої: низьковитратні MCU з підтримкою бездротового зв'язку.

2.1.7 Програмне забезпечення, інструменти розробки та відладка

Популярними компіляторами та утилітами для вбудованих систем є наступні інструменти: GCC/Clang, LLVM, IAR, Keil. Сучасні компілятори оптимізують код для конкретних ISA (векторизація, inline, loop unrolling).

При розробці програмного забезпечення застосовуються такі засоби відладки:

- JTAG/SWD - апаратні інтерфейси для налагодження і програмування підсистем;
- Logic analyzers, oscilloscopes - для аналізу сигналів на шинах;
- Performance profilers (perf, VTune) - для виявлення «вузьких місць».

Для складних систем використовуються ОС загального призначення (Linux, Windows) або RTOS (FreeRTOS, VxWorks) для додатків реального часу. Вибір ОС залежить від вимог до затримок, надійності та обсягу пам'яті.

MMU і апаратні механізми привілеїв відокремлюють простір ядра від користувача і захищають від випадкового або злонаміреного доступу.

Сучасні SoC включають апаратні модулі безпеки: Trusted Execution Environment (TEE), апаратні генератори випадкових чисел, захищені ключові

					ХНТУ 123.22010.ПЗ	Арк
Зм.	Лист	№ докум.	Підпис	Дата		40

сховища. Для систем, що працюють у небезпечних середовищах (автомобільна, медична апаратура) застосовують стандарти безпеки (ISO 26262, IEC 61508).

2.1.8 Рекомендації щодо вибору мікропроцесора

При виборі процесора варто врахувати:

- Продуктивність (цільова пропускна здатність, обчислення на такт, кількість ядер, частота).
- Енергоспоживання і тепловий профіль (TDP, підтримка DVFS).
- Підтримка периферії та інтерфейсів (PCIe, USB, Ethernet, CAN, ADC/DAC тощо).
- Наявність інструментів розробки і ОС (підтримка Linux, драйвери, SDK).
- Вимоги до надійності і безпеки (апаратні модулі безпеки, стандарти сертифікації).
- Вартість і доступність (ціна кристалу, наявність у постачальників).

Мікропроцесори - це комплексні пристрої, поєднання апаратних рішень та програмного забезпечення, що визначає їхню ефективність у конкретних задачах. При розробці систем на їхній базі необхідно зважати на архітектурні властивості, механізми оптимізації продуктивності, енергетичні та теплові обмеження, а також на інструменти розробки й безпеку.

2.2 Вибір елементної бази

Проведемо вибір елементної бази пристрою діагностики, що буде включати в себе:

- кварцовий резонатор типу РК415, умовне графічне позначення (УГП) якого показано на рис. 2.3, посадкове місце (ПМ) – рис. 2.4 (крок координатної сітки 10мм), а експлуатаційні параметри якого приведені в таблиці 2.3;

					ХНТУ 123.22010.ПЗ	Арк
Зм.	Лист	№ докум.	Підпис	Дата		41

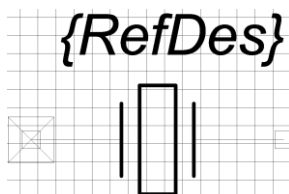


Рисунок 2.3 – УГП кварцового резонатора типу PK415

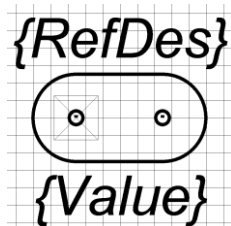


Рисунок 2.4 – ПМ кварцового резонатора типу PK415

Таблиця 2.3 – Експлуатаційні параметри кварцового резонатора типу PK415

Тип:	PK415
Діапазон частот, МГц	3,5...24,0
Динамічний опір при температурі $(25 \pm 5)^\circ\text{C}$, Ом, не більше	60
Відносна зміна робочої частоти протягом терміну зберігання	$\pm 30 \times 10^{-6}$
Інтервал робочих температур	$-60 \dots +85^\circ\text{C}$

– конденсатор типу COG MLCC, УГП якого показано на рис. 2.5, ПМ – рис. 2.6 (крок координатної сітки 10мм), а експлуатаційні параметри якого приведені в таблиці 2.4;

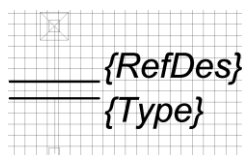


Рисунок 2.5 – УГП конденсатора типу COG MLCC

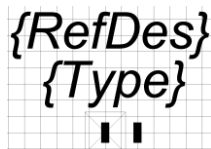


Рисунок 2.6 – ПМ конденсатора типу COG MLCC

Таблиця 2.4 – Експлуатаційні параметри конденсатора типу COG MLCC

Тип:	COG MLCC
Робоча напруга, В:	50-200
Номінальна ємність, пФ:	0.5-6800
Робоча температура, С:	$-55 \dots 125$

Струм витоку макс., мкА:	0.001
Ширина корпусу D, мм:	1.25
Довжина корпусу L, мм:	2

– роз’єми:

- 1) LPT (УГП – рис. 2.7, ПМ – рис. 2.8, крок координатної сітки 10мм);
- 2) двухпіновий (УГП – рис. 2.9, ПМ – рис. 2.10, крок координатної сітки 10мм);
- 3) восьмипіновий (УГП – рис. 2.11, ПМ – рис. 2.12, крок координатної сітки 10мм).

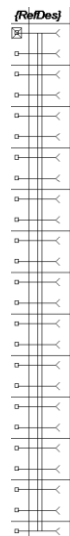


Рисунок 2.7 – УГП роз’єму LPT

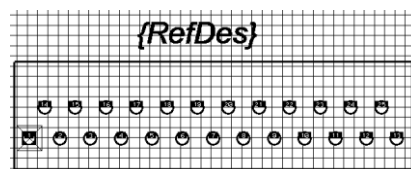


Рисунок 2.8 – ПМ роз’єму LPT

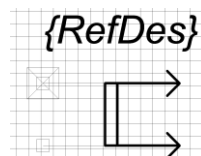


Рисунок 2.9 – УГП двухпінового роз’єму

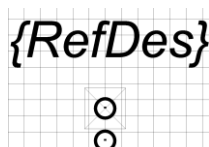


Рисунок 2.10 – ПМ двухпінового роз’єму

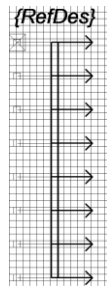


Рисунок 2.11 – УГП восьмипінового роз'єму

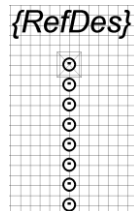


Рисунок 2.12 – ПМ восьмипінового роз'єму

2.2.1 Мікроконтролер ATmega8515

Розглянемо мікроконтролер ATmega8515, що підходить для підключення до заданого за варіантом порту LPT.

ATmega8515 – 8-розрядний мікроконтролер з внутрішньо-схемною програмованою флеш-пам'яттю ємкістю 8 кбайт [4-5].

Відмітні особливості [6]:

- високоефективний, економічний 8-розрядний мікроконтролер AVR;
- RISC архітектура:

- потужна система команд з 130 інструкціями, більшість з яких виконуються за один машинний цикл;

- 32 восьмирозрядних робочих регістрів загального призначення;

- повністю статичне функціонування;

- продуктивність до 16 млн. операцій за секунду при частоті, що задає, 16 МГц;

- вбудоване множення за 2 цикли;

- енергонезалежні пам'ять програм і даних:

- 8 кбайт внутрішньо-схемної програмованої флеш-пам'яті з можливістю самозапису. Довговічність: 10000 циклів "запис-стирання";
- можливість створення сектора попереднього завантаження з роздільними бітами захисту. Можливість внутрішньо-схемного програмування програмою у вбудованому секторі початкового завантаження. Можливість зчитування під час запису;
- 512 байт EEPROM. Довговічність: 100000 циклів "запис-стирання";
- 512 байт внутрішнього статичного ОЗП;
- можливість організації зовнішньої області пам'яті розміром до 64 кбайт;
- програмування бітів захисту програмного забезпечення;
- периферійні пристрої:
 - один 8-розрядний таймер-лічильник з окремим переддільником і режимом компаратора;
 - один 16-розрядний таймер-лічильник з окремим переддільником, режимом компаратора і режимом захвату фронтів;
 - три канали ШІМ (широко-імпульсна модуляція);
 - програмований послідовний ПСАПП (пристрій синхронного або асинхронного прийому-передачі);
 - послідовний інтерфейс SPI з режимами (головний і підпорядкований);
 - програмований сторожовий таймер з окремим вбудованим генератором;
 - вбудований аналоговий компаратор;
- спеціальні функції мікроконтролера:
 - скидання при подачі живлення і програмований супервізор живлення;
 - вбудований RC-генератор, що калібрується;
 - внутрішні і зовнішні джерела запитів на переривання;
 - три режими управління енергоспоживанням: холостий хід (Idle), зниженого споживання (Power-down) і черговий (Standby);
- введення-виведення і корпуси:
 - 35 програмованих ліній введення-виведення;
 - 40-вив. PDIP, 44-вив. TQFP, 44-вив. PLCC і 44-вив. MLF;

- напруга живлення:
 - 2.7 – 5.5В для АТмега8515L;
 - 4.5 – 5.5В для АТмега8515;
- робоча частота:
 - 0 – 8 МГц для АТмега8515L;
 - 0 – 16 МГц для АТмега8515.

Блок-схема АТмега8515 [7] виглядає наступним чином (рис. 2.13):

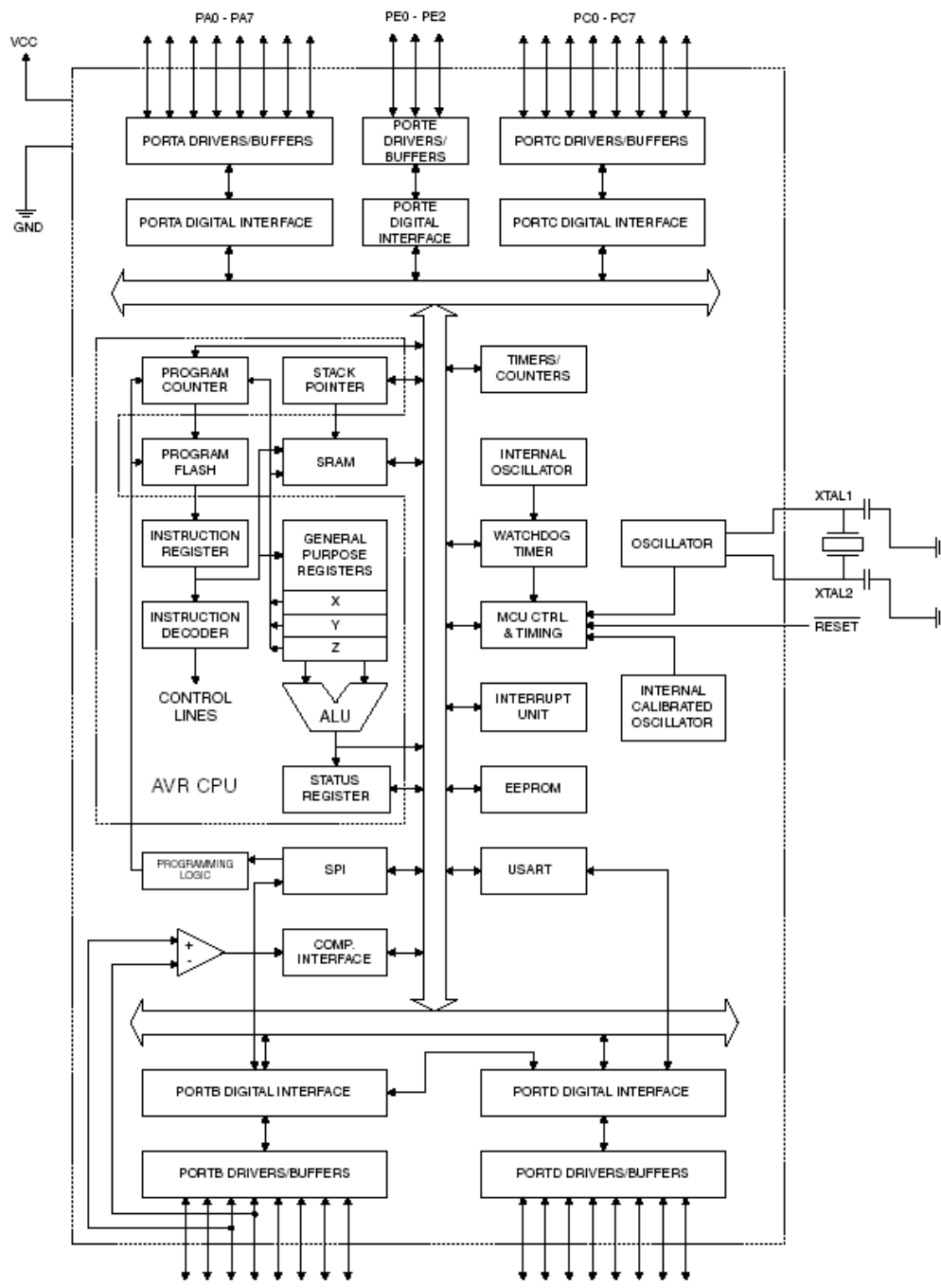


Рисунок 2.13 – Блок-схема мікроконтролера АТмега8515

Розташування виводів АТмега8515 наведено на рис. 2.14:

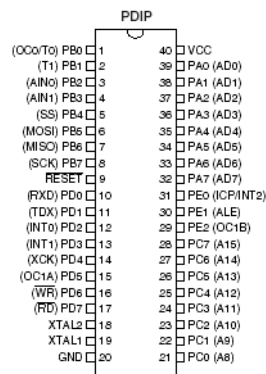


Рисунок 2.14 – Розташування виводів мікроконтролера АТmega8515

АТmega8515 – економічний 8-розрядний мікроконтролер, заснований на посиленій AVR RISC архітектурі.

АТmega8515 забезпечує продуктивність 1 млн. операцій за секунду на 1 МГц синхронізації за рахунок виконання більшості інструкцій за один машинний цикл і дозволяє оптимізувати вжиток енергії за рахунок зміни частоти синхронізації [8].

AVR ядро об'єднує багатий набір інструкцій з 32 робочими регістрами загального призначення. Всі 32 регістри безпосередньо підключено до АЛП (арифметико-логічний пристрій), що дозволяє вказувати два регістри в одній інструкції і виконати її за один цикл.

Дана архітектура володіє більшою ефективністю коду і в 10 разів більшою продуктивністю в порівнянні з CISC мікроконтролерами [9].

УГП мікроконтролера АТmega8515 показано на рис. 2.15 (крок координатної сітки 10мм).

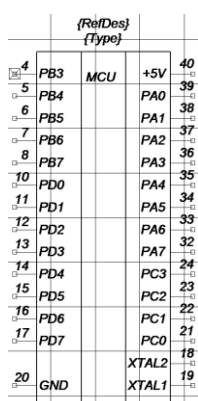


Рисунок 2.15 – УГП мікроконтролера АТmega8515

ПМ мікроконтролера АТmega8515 показано на рис. 2.16 (крок координатної сітки 10мм).

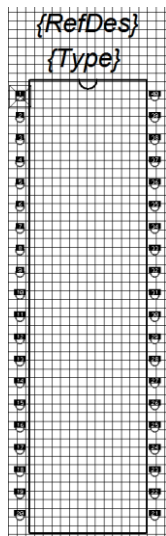


Рисунок 2.16 – ПМ мікроконтролера АТmega8515

Експлуатаційні параметри мікроконтролера АТmega8515 приведені в таблиці 2.5.

Таблиця 2.5 – Експлуатаційні параметри мікроконтролера АТmega8515

Напруга живлення, В	4.5-5.5
Інтервал робочих температур	0 ⁰ С...+60 ⁰ С
Корпус	PDIP40

АТmega8515 володіє наступними можливостями: 8 кбайт внутрішньо-схемної програмованої флеш-пам'яті з можливістю читання під час запису, 512 байт EEPROM, 512 байт статичного ОЗП, зовнішній інтерфейс пам'яті, 35 ліній введення-виводу, 32 робочих регістрів загального призначення, два універсальні таймер-лічильники з режимами компаратора, внутрішні і зовнішні запити на переривання, послідовний програмований ПСАПП, програмований сторожовий таймер з внутрішнім генератором, послідовний порт SPI і три програмно ініціалізованих режимів управління енергоспоживанням [10].

Режим холостого ходу (Idle) зупиняє ЦП, але залишає в роботі статичний ОЗП, таймери-лічильники, порт SPI і систему переривань.

Режим пониженого споживання (Power-down) зберігає вміст регістрів, але зупиняє генератор, вимикає всі вбудовані функції до появи наступного запиту на переривання або апаратного скидання.

У черговому режимі (Standby) генератор на кварцевому резонаторі запущений, а остання частина відключена. Даний режим дозволяє реалізувати швидкий запуск в комбінації з малим споживанням.

Пристрій випускається за розробленою Atmel технологією незалежної пам'яті високої ємкості.

Вбудована флеш-пам'ять ISP може внутрішньо-схемно перепрограмуватися через послідовний інтерфейс SPI, звичайним програматором незалежної пам'яті або запущеною програмою в секторі початкового завантаження AVR ядра.

Програма в секторі початкового завантаження може використовувати будь-який інтерфейс для запису програми. Програма в секторі початкового завантаження виконується навіть при оновленні флеш-пам'яті додатка, забезпечуючи дійсну можливість читання під час запису.

ATmega8515 підтримується повним набором інструментальних і програмних засобів для розробки додатків [11], в тому числі:

- С-компілятори;
- макроасемблери;
- програмні відладники/стимулятори;
- внутрішньо-схемні емулятори;
- оцінні набори.

За рахунок комбінування 8-розрядного RISC ЦП з внутрішньо-схемною самопрограмованою флеш-пам'яттю на одному кристалі, дозволило ATmega8515 бути потужним мікроконтролером, що забезпечує високу універсальність і низьку вартість, що робить його вживання ідеальним для побудови вбудованих систем управління.

2.3 Розробка програми формування пакета даних для мікроконтролеру

Відповідно до постановки завдання на кваліфікаційну роботу потрібно написати програму формування пакета даних для мікроконтролеру, в якій перші

два біти будуть номером ПК (відповідно 00, 01, 10 і 11), наступні 8 біт – вхідний потік даних.

Далі розглянуто алгоритм роботи розроблюваної мікропрограми.

При включенні пристрою відбувається ініціалізація мікроконтролера.

Після завершення цієї процедури МК діє під управлінням мікропрограми і в циклі виконує задані нею дії.

Програма працює за наступним алгоритмом:

- МК в циклі зчитує дані з вхідного восьмирозрядного порту. Якщо дані є кодовою комбінацією №1, вони доповнюються адресою ПК₁, який повинен обробляти дану комбінацію, після чого виконується відправка десяти біт даних згідно з використовуваним протоколом передачі;
- якщо дані є кодовою комбінацією №2 або №3, або №4, вони доповнюються адресою ПК₂, або ПК₃, або ПК₄ відповідно і після цього здійснюється їх пересилка на ПК, до якого підключений розроблений пристрій;
- якщо 8 біт даних не відповідають жодній з заданих комбінацій, їх обробка не відбувається;

МК працює в безконечному циклі, який може бути перерваний виключенням пристрою.

Програма формування пакета даних для МК приведена в Додатку А.

2.4 Паралельний інтерфейс: LPT-порт та інтерфейс Centronics

Інтерфейс Centronics є однією з ключових технологій у розвитку комп'ютерної периферії, оскільки саме він заклав фундамент архітектури паралельної взаємодії між комп'ютером і друкувальними пристроями. Його поява була зумовлена потребою створення простого, дешевого та надійного каналу обміну для матричних принтерів, які вимагали швидкої передачі послідовності керуючих команд та графічних символів. Пристрій мав обмежені обчислювальні ресурси, тому протокол був максимально спрощеним та оптимізованим під механічні властивості друкувальної головки.

					ХНТУ 123.22010.ПЗ	Арк
Зм.	Лист	№ докум.	Підпис	Дата		50

До появи цього інтерфейсу друкувальні пристрої використовували переважно асинхронні послідовні канали зв'язку, зокрема стандарти RS-232 або пропрієтарні TTL-рішення, які не забезпечували достатньої швидкості. Друк символічних документів був повільним процесом, а механічна частина друкувальних механізмів вимагала надходження команд з мінімальною затримкою. Компанія Centronics запропонувала принципову інновацію: паралельне передавання цілого байта, що зменшувало тривалість формування команди у вісім разів у порівнянні з послідовними лініями того часу.

Принцип автоматичного підтвердження прийому (ACK) і сигнал зайнятості (BUSY) усували необхідність налаштовувати передачу за строгими часовими параметрами. Завдяки цьому інтерфейс стабільно працював навіть із дуже повільними або різномірними механізмами, що забезпечило його надзвичайну популярність.

2.4.1 Фізична будова інтерфейсу та електричні характеристики

На відміну від логічних схем, що вимагали точного узгодження, Centronics на апаратному рівні використовував прості TTL-сумісні сигнали. Це дозволило виробникам без труднощів реалізувати інтерфейс шляхом підключення декількох вентильних мікросхем або драйверів буферного типу, таких як 74LS244 чи 74LS245.

Формальні рівні напруг наведено у таблиці:

Таблиця 2.6 - Логічні рівні інтерфейсу Centronics

Параметр	Мінімум	Максимум	Типове значення
Логічний «0»	0 В	0,8 В	0,2–0,4 В
Логічна «1»	2,4 В	5,0 В	4,5 В
Сигнал STROBE: активний рівень	—	0 В	—
Струм у лінії (джерело)	—	2,6 мА	1,6 мА
Струм у лінії (поглинання)	—	24 мА	12 мА

Характеристики відповідають низькорівневому стандарту TTL, тому передбачалося використання коротких кабелів. Чим довший кабель, тим більше спотворення фронтів та ризик паразитних індукованих струмів між

паралельними провідниками. Саме тому кабелі Centronics мали спеціальну структуру, де за кожною сигнальною лінією йшов провідник «землі» для зниження перехресних наводок.

2.4.2 Роз'єми та кабель

Інтерфейс має два найпоширеніших типи роз'ємів:

Таблиця 2.7 - Стандартні роз'єми Centronics

Назва	Кількість контактів	Застосування	Конструкція
Centronics 36-pin	36	З боку принтера	Плоский, стрічковий, механічно надійний
DB-25 female	25	На комп'ютері	Гвинтові фіксатори, компактний корпус

36-контактний роз'єм забезпечував виділені лінії «землі» за кожною групою сигналів, що було важливим для мінімізації перехресних завад. DB-25, хоч і не містив такої кількості ліній заземлення, використовувався завдяки компактності та дешевизні.

Кабель мав характерну товщину та щільну структуру екранів. Типовий кабель містив дві симетричні групи: сигнальні лінії та лінії заземлення. Добре спроектовані кабелі забезпечували стійку роботу до 5 метрів навіть у умовах електромагнітних перешкод.

2.4.3 Структура та призначення сигналів

Протокол Centronics використовує три групи ліній: дані, керування та статус. Сигнали мають чітке функціональне призначення.

Таблиця 2.8 - Опис ліній інтерфейсу Centronics

Назва сигналу	Напрямок	Логіка активності	Функція
Data0–Data7	Хост → принтер	1=високий	Передавання байта
STROBE	Хост → принтер	Активний 0	Фіксація даних

Назва сигналу	Напрямок	Логіка активності	Функція
AUTOFEED	Хост → принтер	Активний 0	Автоматичне перенесення рядка
INIT	Хост → принтер	Активний 0	Скидання пристрою
SELECTIN	Хост → принтер	Активний 1	Активація режиму готовності
BUSY	Принтер → хост	Активний 1	Принтер обробляє дані
ACK	Принтер → хост	Активний 0	Підтвердження прийому
PE (PAPER OUT)	Принтер → хост	Активний 1	Немає паперу
SELECT	Принтер → хост	Активний 1	Принтер вибраний
ERROR	Принтер → хост	Активний 0	Виникла помилка

Весь обмін даними ґрунтується на принципі «дані → STROBE → BUSY → ACK».

2.4.4 Процес передавання даних: цикл роботи

Передача одного байта у класичному режимі Centronics складається з кількох фаз. Комп'ютер виставляє дані на лініях, утримує їх стабільними не менше ніж 0,5 мкс і формує спад імпульсу STROBE тривалістю від 0,5 до 5 мкс. Принтер реагує, встановлюючи BUSY у високий стан. Після зчитування даних він формує короткий імпульс ACK (близько 5 мкс) та повертає BUSY у низький рівень.

Часові параметри наведені в таблиці 2.9.

Таблиця 2.9 - Часові параметри протоколу Centronics

Параметр	Мін.	Макс.	Опис
t_{su}	0,5 мкс	—	Час стабілізації даних до STROBE
t_{stb}	0,5 мкс	5 мкс	Тривалість активного STROBE
t_h	0,5 мкс	—	Утримання даних після STROBE
BUSY high	2 мкс	200 мкс	Обробка даних принтером
ACK low	5 мкс	10 мкс	Тривалість імпульсу ACK

Особливо важливою характеристикою є тривалість сигналу BUSY, яка змінюється залежно від складності операції. Матричні принтери могли тримати BUSY десятки мілісекунд при друку графіки, що робило передачу відносно повільною.

2.4.5 Електрична схема приймача та передавача

Типова схема реалізації інтерфейсу в комп'ютерах IBM PC складалася з буферних драйверів 74LS244, підсилювачів струму та ізоляційних діодів для захисту від коротких замикань. На стороні принтера використовувалися TTL-сумісні входи зі слабкою фільтрацією на RC-ланцюгах, щоб уникнути помилкового зчитування під час електричних завад або механічних вібрацій принтера.

Схема підтвердження АСК зазвичай будувалася на тригерних елементах, які забезпечували правильну форму імпульсу незалежно від фази руху друкувальної каретки. Це було критично важливо, оскільки механічний шум та індуктовані струми могли спотворювати слабкі сигнали.

Незважаючи на свою популярність, класичний Centronics мав низку істотних обмежень. Односпрямований канал даних позбавляв можливості ефективно відчитувати стан принтера або передавати інформацію у зворотному напрямку. Довжина кабелю обмежувалася через високий рівень перехресних завад. Крім того, різні виробники інтерпретували сигнали по-різному, що призводило до численних несумісностей.

Саме для розв'язання цих проблем був розроблений стандарт IEEE 1284, який додав двонаправленість передачі, підвищив швидкість та формалізував протокол.

2.4.6 Паралельний інтерфейс

Паралельний інтерфейс (LPT-порт) є одним із фундаментальних елементів еволюції комп'ютерних систем, що забезпечив перші широкі можливості для підключення периферійних пристроїв. Його поява у комп'ютерах IBM PC стала

важливим кроком у розвитку апаратних інтерфейсів. LPT-порт дозволяв передавати дані між комп'ютером та такими пристроями, як принтери, сканери, програматори ПЗП, контролери виробничого обладнання. Він був фізично простим, електрично доступним та логічно зрозумілим для розробників, що зробило його стандартом де-факто у 1980–1990-х роках. Попри те, що сучасні інтерфейси USB і PCI Express значно перевершують LPT за швидкістю та гнучкістю, у промисловій автоматизації LPT-порт і досі застосовується завдяки стабільності та передбачуваності.

Перший LPT-порт з'явився у 1981 році разом з IBM PC. Він створювався як простий спосіб підключення друкарських пристроїв. Стандарт спочатку передбачав односторонній обмін даними — комп'ютер передавав байти до принтера, а принтер міг відповідати лише декількома сигналами стану. У 1990-х з'явилися покращені режими SPP, EPP та ECP, які значно підвищили ефективність взаємодії. EPP забезпечив двосторонній обмін з високою швидкістю, а ECP додав апаратне стиснення даних і DMA-доступ. Ці режими стали основою для підключення не лише принтерів, але й складних периферійних систем.

2.4.7 Фізичні та електричні характеристики

LPT-порт використовує 25-контактний роз'єм DB-25. Сигнали поділяються на три основні групи: лінії даних, лінії керування та лінії статусу. Електрично порт побудований на принципах TTL-рівнів (0-0.8 В для логічного нуля та 2-5 В для логічної одиниці). Максимальна довжина кабелю за рекомендаціями - до 3 метрів, хоча в практиці зустрічалися кабелі й до 10 метрів із феритовими кільцями.

2.4.8 Структура роз'єму та призначення виводів

DB-25 роз'єм складається з 25 контактів, кожен з яких відповідає певному сигналу. Контакти 1 та 14–17 є керуючими сигналами (STROBE, AUTOFEED, INIT, SELECTIN), контакти 2–9 - лінії даних (D0–D7), а контакти 10–13 і 15 -

статусними сигналами (ACK, BUSY, PAPER END, SELECT, ERROR). Інші контакти - заземлення.

Таблиця 2.10 - Рознімання стандартного LPT-порту

Контакт DB-25S	Проведення шлейфа	Призначення		
		I/O	Reg.Bit	Сигнал
1	1	0/1	CR: 0	Strobe#
2	3	0(1)	DR:0	Data 0
3	5	0(1)	DR: 1	Data 1
4	7	0(1)	DR: 2	Data 2
5	9	0(1)	DR:3	Data 3
6	11	0(1)	DR: 4	Data 4
7	13	0(1)	DR:5	Data 5
8	15	0(1)	DR:6	Data 6
9	17	0(1)	DR:7	Data 7
10	19	I	SR: 6	Ack#
11	21	I	SR: 7	Busy
12	23	I	SR: 5	Paperend
13	25	I	SR: 4	Select
14	2	0/1	CR: 1	Auto LF#
15	4	I	SR: 3	Error#
16	6	0/1	CR: 2	Init#
17	8	0/1	CR:3	Select In#
18-25	10, 12, 14, 16	18, 20, 22, 24, 26	-	-

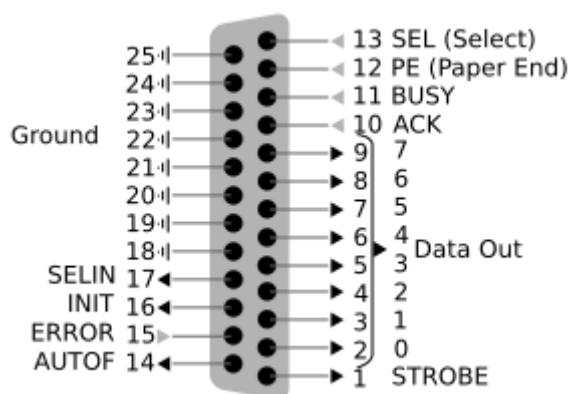


Рисунок 2.17 - Схема DB-25 роз'єму

2.4.9 Режими роботи LPT-порту

2.4.9.1 Режим SPP (Standard Parallel Port)

Це найстаріший режим роботи, який передбачає паралельну передачу байтів лише в одному напрямку. SPP використовувався у перших принтерах та є базовим режимом сумісності для всіх інших.

2.4.9.2 Режим EPP (Enhanced Parallel Port)

EPP був створений для підвищення швидкості обміну та забезпечення повноцінного двонапрямого зв'язку. Швидкість досягає 2 МБ/с. Режим використовувався для підключення накопичувачів, мережних адаптерів та інструментального обладнання.

2.4.9.3 Режим ECP (Extended Capabilities Port)

ECP — найбільш функціональний режим. Він включає апаратний FIFO, DMA-доступ, апаратне стиснення та складні протоколи зворотного зв'язку. Швидкість — до 2.5 МБ/с. Використовувався у професійних принтерах та сканерах.

2.4.10 Протоколи обміну

Обмін даними відбувається на рівні сигналів STROBE, BUSY, ACK та ERROR. Передача кожного байта супроводжується синхронізацією між комп'ютером та пристроєм. У режимах ECP/EPP сигнали формуються автоматично апаратним контролером.

LPT широко використовувався у промислових програматорах, системах збору даних, управлінні станками, реле-модулями та автономними контролерами. Його простота робила можливим створення саморобних схем без складної електроніки.

Хоча сучасні ПК майже не мають LPT-портів, у промислових системах це досі поширений стандарт через передбачуваність, апаратну простоту та сумісність із історичним обладнанням.

Паралельний інтерфейс LPT став фундаментальною частиною становлення персональних комп'ютерів. Він забезпечив надійну та зрозумілу платформу для периферійних пристроїв. Хоча нові технології витіснили його з масового сегменту, у технічних та промислових системах він зберігає актуальність.

2.4.11 Конфігурування LPT-портів

Керування паралельним портом розділяється на два етапи — попереднє конфігурування (Setup) апаратних засобів порту й поточне (оперативне) перемикання режимів роботи прикладним або системним ПО. Оперативне перемикання можливе тільки в межах режимів, дозволених при конфігуруванні. У такий спосіб забезпечується можливість узгодження апаратури й програмного забезпечення й блокування неправильних перемикань, викликаних некоректними діями програми.

Спосіб і можливості конфігурування LPT-портів залежать від його виконання й місця розташування. Порт, розташований на платі розширення, установлюваної в слот ISA або ISA+VLB, звичайно конфігурується джамперами на самій платі. Порт, розташований на системній платі, звичайно конфігурується через BIOS Setup.

Конфігуруванню підлягають наступні параметри:

Базова адреса, яка може мати значення 3Bch, 378h і 278h. При ініціалізації BIOS перевіряє наявність портів по адресах саме в цьому порядку й, відповідно, привласнює виявленим портам логічні імена LPT1, LPT2, LPT3. Адреса 3Bch має адаптер порту, розташований на платі MDA або HGC. Більшість портів за замовчуванням конфігурується на адресу 378h і може перемикатися на 278h.

Використовувана лінія запиту переривання: для LPT1 звичайно використовується IRQ7, для LPT2 - IRQ5.

Використання каналу DMA для режимів ECP і Fast Centronics - дозвіл і номер каналу DMA.

2.4.12 Розробка драйверу

Прийом даних від пристрою через LPT порт реалізований з використанням бібліотеки inpout32.dll.

Програма зчитує дані з LPT порту, після чого виводить їх на екран комп'ютера в двійковому форматі. Коли відображення результатів зроблене,

					ХНТУ 123.22010.ПЗ	Арк
Зм.	Лист	№ докум.	Підпис	Дата		58

оператор може завершити роботу програми натисненням будь-якої клавіші клавіатури.

Програма написана в IDE Microsoft Visual Studio.

Лістинг драйверу зв'язку МК із ПКвід приведений в додатку Б.

2.5 Розробка печатної плати

Для проектування печатної плати використовувався пакет P-CAD. Компоновка елементів на печатній платі проводилася з дотриманням наступних критеріїв:

- розміщувати елементи так, щоб отримати мінімальну сумарну довжину всіх ланцюгів;
- забезпечити мінімальну відстань між елементами, функціонально зв'язаними один із одним;
- розміщення окремих елементів здійснювати з урахуванням вимог до конструкції (елементи передньої панелі, з'єднувачі, органи управління тощо);
- враховувати технологічні обмеження на збірку пристрою (конструктивні зазори між суміжними елементами і так далі) – 0.5 мм;
- враховувати розміри та форму плати, виходячи з конкретних місць установки;
- враховувати місця кріплення печатної плати.

Необхідно також враховувати розміщення елементів в порядку зменшення кількості задіяних у них виводів. Компоновка проводилася, починаючи з найбільшого елемента, потім навколо нього розташовувалися менші за розмірами елементи, та закінчувалася компоновка розміщенням простих двовивідних елементів.

Процес проектування виробу засобами програми P-CAD 2002 можна розділити на наступні етапи:

					ХНТУ 123.22010.ПЗ	Арк
						59
Зм.	Лист	№ докум.	Підпис	Дата		

а) у графічному редакторі Symbol Editor на основі ГОСТ 2.701 – 82 розробляються умовні графічні позначення (УГП) використовуваних радіоелементів;

б) у графічному редакторі Pattern Editor, на основі конструктивних розмірів використовуваних радіоелементів, розробляються посадкові місця (ПМ);

в) у редакторі Library Executive створюються бібліотеки компонентів, які складаються з раніше створених УГП, ПМ і пакувальної інформації;

г) створені бібліотеки компонентів використовуються для побудови електричної принципіальної схеми пристрою в редакторі P-CAD Schematic і створення печатної плати в редакторі P-CAD PCB.

Схема електрична принципіальна та печатна плата представлені на 123.22010.ЕЗ і 123.2010.ПП відповідно.

Висновок: У даному розділі були проведені опис і вибір елементної бази, а саме було:

- надано опис і вибір мікропроцесору;
- розроблено програму формування пакета даних для МП;
- надано опис паралельного порту LPT;
- розглянуто розширення паралельних портів;
- розроблено драйвер зв'язку МП із ПКвід.

3 ШИФРУВАННЯ ІНФОРМАЦІЇ МЕТОДОМ ВІЖЕНЕРА

Метод шифрування, відомий сьогодні як шифр Віженера, займає важливе місце в історії криптографії завдяки поєднанню простоти реалізації та відносно високої, як на час його появи, стійкості до криптоаналізу. Система була вперше описана у XVI столітті та протягом майже трьохсот років вважалася «непорушною», оскільки її принцип приховував закономірності, характерні для моноалфавітних підстановок. Шифр Віженера відносять до поліалфавітних методів шифрування, у яких заміна символів залежить не лише від самого символу відкритого тексту, але й від позиції в повідомленні та ключової фрази.

3.1 Теоретичні засади поліалфавітного шифрування

Теоретичною основою шифру Віженера є алфавітна таблиця, частіше всього реалізована у вигляді квадрату взаємних зрушень, де кожен наступний рядок є циклічним зсувом алфавіту на одну позицію. Така структура утворює матрицю розмірності $n \times n$, де n — кількість символів алфавіту. Під час шифрування кожна літера відкритого тексту перетворюється за правилом, яке визначається відповідною літерою ключа. Якщо ключ коротший за повідомлення, він багаторазово повторюється, створюючи циклічний шаблон впливу на текст.

З погляду теорії груп шифр Віженера може бути інтерпретований як додавання за модулем n . Нехай A позначає множину символів алфавіту, а функція $index(x)$ відображає кожний символ у його числовий індекс у межах від 0 до $n-1$. Процедура шифрування для символу відкритого тексту p та символу ключа k формально описується виразом:

$$c = (index(p) + index(k)) \bmod n$$

Процес дешифрування є зворотним і виконується за формулою:

$$p = (index(c) - index(k) + n) \bmod n$$

Числове подання символів дозволяє розглядати алгоритм у загальнішому вигляді як циклічну групу Z_n , у межах якої виконуються операції додавання та

віднімання. Такий підхід робить метод універсальним для будь-яких алфавітів та довільних наборів символів, включаючи розширені таблиці Unicode.

3.1.1 Структура квадрату Віженера

У криптографічній літературі найчастіше використовується таблиця для латинського алфавіту з 26 літерами. Вона має вигляд матриці, де кожен рядок повторює алфавіт зі зсувом праворуч. У таблиці 3.1 наведено фрагмент квадрату Віженера, який демонструє принцип формування поліалфавітної підстановки.

Таблиця 3.1 - Фрагмент квадрату Віженера (латинський алфавіт)

	A	B	C	D	E	F	G	H	I	J
A	A	B	C	D	E	F	G	H	I	J
B	B	C	D	E	F	G	H	I	J	K
C	C	D	E	F	G	H	I	J	K	L
D	D	E	F	G	H	I	J	K	L	M
E	E	F	G	H	I	J	K	L	M	N

У реальному застосуванні квадрат містить усі 26 рядків, однак для демонстрації достатньо наведеної частини. Застосування зсувів дозволяє приховати інформацію про частотні особливості тексту, на відміну від класичного шифру Цезаря, де всі символи шифруються одним і тим самим зсувом.

3.1.2 Механізм шифрування та дешифрування

Шифрування починається з підготовки ключа та його вирівнювання відносно тексту. Якщо ключ коротший, він дублюється, доки не досягне довжини повідомлення. Процес перетворення кожного символу виконується через визначення перетину рядка ключа й стовпчика тексту в квадраті Віженера. У результаті формується шифротекст, у якому заміна символів залежить від позиції та значення ключових літер.

Для демонстрації принципу наведено приклад шифрування слова “ATTACKATDAWN” ключем “LEMON”. У табличному вигляді відповідність між літерами виглядає так (табл.3.2).

Таблиця 3.2 - Приклад шифрування фрагмента тексту

Позиція	A	T	T	A	C	K	A	T	D	A	W	N
Ключ	L	E	M	O	N	L	E	M	O	N	L	E
Шифр	L	X	F	O	P	V	E					

Подібна форма представлення дозволяє явно побачити, як ключ впливає на зміну символів. Важливо зазначити, що одна й та сама літера у відкритому тексті може бути зашифрована по-різному залежно від позиції, що і створює поліалфавітність перетворення.

Шифрування методом Віженера, реалізоване псевдокодом, наведено нижче.

АЛГОРИТМ VIGENERE_ENCRYPT(PlainText, Key)

ВХІД:

PlainText - рядок відкритого тексту

Key - рядок ключа

ВИХІД:

CipherText - зашифрований текст

ОГОЛОСИТИ:

CipherText $\leftarrow$ порожній рядок

m $\leftarrow$ довжина Key

n $\leftarrow$ довжина PlainText

AlphabetSize $\leftarrow$ 26

ДЛЯ i від 0 до n - 1

p $\leftarrow$ індекс символу PlainText[i] у алфавіті (0..25)

k $\leftarrow$ індекс символу Key[i mod m] у алфавіті (0..25)

c $\leftarrow$ (p + k) mod AlphabetSize

CipherText $\leftarrow$ CipherText + символ_за_індексом(c)

КІНЕЦЬ ДЛЯ

ПОВЕРНУТИ CipherText

КІНЕЦЬ АЛГОРИТМУ

Нижче наведено алгоритм дешифрування зашифрованого тексту, реалізоване псевдокодом.

АЛГОРИТМ VIGENERE_DECRYPT(CipherText, Key)

ВХІД:

CipherText - рядок зашифрованого тексту

Key - рядок ключа

ВИХІД:

PlainText - відновлений відкритий текст

ОГОЛОСИТИ:

PlainText $\leftarrow$ порожній рядок

m $\leftarrow$ довжина Key

n $\leftarrow$ довжина CipherText

AlphabetSize $\leftarrow$ 26

ДЛЯ i від 0 до n - 1

c $\leftarrow$ індекс символу CipherText[i] у алфавіті (0..25)

k $\leftarrow$ індекс символу Key[i mod m] у алфавіті (0..25)

p $\leftarrow$ (c - k + AlphabetSize) mod AlphabetSize

PlainText $\leftarrow$ PlainText + символ_за_індексом(p)

КІНЕЦЬ ДЛЯ

ПОВЕРНУТИ PlainText

КІНЕЦЬ АЛГОРИТМУ

Псевдокод відображає класичну формулу перетворення:

- шифрування: $C = (P + K) \bmod 26$
- дешифрування: $P = (C - K) \bmod 26$

Для роботи з ключем застосовується операція $i \bmod m$, що забезпечує циклічне повторення ключової фрази.

Алгоритм легко узагальнити для будь-якого алфавіту, достатньо змінити параметр *AlphabetSize* та відповідні функції перетворення символів у індекси.

3.1.3 Застосування методу Віженера

Метод Віженера довгий час вважався найефективнішим способом шифрування текстової інформації. Він широко застосовувався в дипломатичному листуванні, військових документах та персональній кореспонденції епохи Відродження та пізніших періодів. До появи машинної криптографії він забезпечував цілком достатній рівень захисту для більшості практичних задач.

У сучасних умовах цей метод продовжують використовувати в освітніх програмах для демонстрації основ криптографії, а також у деяких програмних інструментах для створення псевдовипадкових послідовностей. У галузі інформаційної безпеки шифр Віженера має обмежене застосування через низьку стійкість до сучасних методів аналізу, однак він зберігає цінність як приклад переходу від моноалфавітних до поліалфавітних систем.

3.2 Криптоаналітичні особливості та стійкість

Попри свою історичну популярність, шифр Віженера має серйозні вразливості, пов'язані з періодичністю ключа. Повторення ключових символів створює структури в шифротексті, які можуть бути виявлені за допомогою методів криптоаналізу, розроблених у XIX столітті. Одним із найвідоміших є метод Касіскі, що дозволяє визначити довжину ключа шляхом пошуку

повторюваних фрагментів у шифротексті. Знаючи довжину ключа, аналітик може розбити шифротекст на підпоследовності, кожна з яких шифрувалася одним і тим самим зсувом. Це фактично зводить задачу до аналізу простого шифру Цезаря, для якого існують ефективні частотні атаки.

Суттєвою проблемою є детермінованість методу: кожна літера ключа завжди означає один і той самий зсув. Тому навіть невеликі витoki інформації про структуру тексту або повторюваність фрагментів можуть призвести до компрометації шифру. Застосування довгих або майже випадкових ключів значно підвищує стійкість, але їх практичне використання пов'язане зі складнощами поширення, зберігання та узгодження між сторонами.

Незважаючи на вразливість до традиційного криптоаналізу, шифр Віженера демонструє високу наочність принципів шифрування за допомогою циклічних зсувів. Це робить його корисним для вивчення базових понять симетричної криптографії, роботи з алфавітами, побудови ключових потоків та алгоритмізації процесу шифрування.

Висновки: Шифрування методом Віженера є класичним прикладом поліалфавітної підстановки, що забезпечує вищий рівень захисту в порівнянні з ранніми моноалфавітними методами. Теоретичні засади алгоритму ґрунтуються на циклічних структурах алфавіту та операціях додавання за модулем. Хоча метод має обмежену криптостійкість і не використовується у сучасних системах захисту, він залишається важливою складовою історичного розвитку криптографії та цінним інструментом навчання. Його структура, залежність від ключа та можливість математичного формалізування роблять шифр Віженера фундаментальним прикладом поліалфавітних систем, які стали основою для розробки сучасних симетричних алгоритмів шифрування.

3.3 Розробка програми шифрування-дешифрування

Розроблена програмна система реалізує процеси шифрування та дешифрування даних за методом Віженера для спеціалізованого випадку, коли

					ХНТУ 123.22010.ПЗ	Арк
						66
Зм.	Лист	№ докум.	Підпис	Дата		

вихідний текст та ключ подаються у вигляді двійкових послідовностей (кодові комбінації, які обробляються пристроєм діагностики). На відміну від класичного символічного варіанта, де алфавіт складається з букв латиниці, у даній системі використовується алфавіт з двох символів, що відповідає двійковій природі даних, які обробляються більшістю сучасних інформаційних систем. Особливістю реалізації є те, що перед шифруванням довгі двійкові послідовності перетворюються на блоки фіксованої довжини у п'ять бітів. Це дає змогу перейти від роботи з окремими бітами до оперування елементами алфавіту розміром у 32 можливі стани. Таким чином алгоритм, що за своєю природою є символічним, застосовується до двійкового потоку без втрати узгодженості та однозначності обчислень.

Вхідними даними для програми є два текстові файли. Перший містить вихідний відкритий текст у вигляді довільної двійкової послідовності. Другий файл містить ключ, який також повинен бути сформований з нулів та одиниць. Програма здійснює попередній контроль вхідних даних, перевіряючи, чи не містять файли сторонніх символів. У випадку виявлення таких символів виконання припиняється з повідомленням про помилку, що гарантує коректність подальшого процесу шифрування.

Після валідації вхідні послідовності перетворюються у 5-бітові блоки. Реалізація передбачає, що останній блок може мати довжину меншу за п'ять бітів, тому в таких випадках програма виконує автоматичне доповнення нулями. Це доповнення не погіршує можливість дешифрування, оскільки структура блоків однакова у прямому та зворотному перетворенні, а зміна останнього неповного блоку не спричиняє помилок, оскільки програма не робить припущень стосовно семантики вхідної послідовності.

Кожен сформований 5-бітовий блок представляється у вигляді цілого числа від 0 до 31. Відповідне перетворення здійснюється стандартним бітовим зсувом і є повністю оборотним. Таким чином весь вхідний потік переходить з бітового представлення до числового. Ключ при цьому проходить аналогічну процедуру

					ХНТУ 123.22010.ПЗ	Арк
						67
Зм.	Лист	№ докум.	Підпис	Дата		

сегментації та перетворення, що забезпечує синхронність обчислень у процесі шифрування.

Шифрування реалізує класичний принцип Віженера, де кожен елемент відкритого тексту поелементно зміщується на величину, що відповідає елементу ключа. Оскільки алфавіт складається з 32 можливих станів, операція зміщення виконується за модулем 32. Ключ циклічно повторюється по всій довжині відкритого тексту, що відповідає класичній схемі поліалфавітного шифру. Отримана послідовність шифртексту формується у вигляді набору числових значень, кожне з яких далі перетворюється назад у п'ятибітовий блок. Таким чином фінальний шифртекст зберігається у вигляді суцільної двійкової послідовності.

Дешифрування виконується аналогічним чином, однак кожен елемент шифртексту зміщується на величину ключа у зворотному напрямку. Для уникнення негативних значень використано додаткову константу, яка додається перед обчисленням модуля. Це забезпечує правильний результат незалежно від того, які саме значення містить шифртекст або ключ. Після обчислення усі числові значення знову перетворюються у двійкові блоки, а фінальний результат записується у вихідний файл дешифрованого тексту.

Важливою властивістю програмної реалізації є симетричність обробки даних на етапі шифрування та дешифрування. Формат вхідних та вихідних даних однаковий, а всі перетворення є повністю оборотними. Це робить систему придатною для обробки довільних двійкових інформаційних потоків, зокрема стиснених або зашифрованих іншими алгоритмами даних, які не мають структурних обмежень. Програма також може працювати з дуже довгими файлами, оскільки всі обчислення виконуються в послідовному режимі без необхідності зберігати у пам'яті великі масиви даних.

У реалізації використано чіткий поділ функцій: перевірка правильності формату даних, перетворення бітів у числа, виконання операцій шифрування, виконання дешифрування та формування фінального двійкового представлення. Така структура коду робить програму легкою для модифікації. За потреби алфавіт

					ХНТУ 123.22010.ПЗ	Арк
						68
Зм.	Лист	№ докум.	Підпис	Дата		

можна розширити або змінити розмір блоку на інший. Також програма може бути адаптована для потокового читання файлів у випадках роботи з великими обсягами інформації.

Порівняно з класичною текстовою версією шифру Віженера, реалізація для бітових блоків забезпечує більшу гнучкість, оскільки не прив'язана до лінгвістичного алфавіту. У традиційному шифрі Віженера криптостійкість значною мірою залежить від статистичних властивостей природної мови. У випадку двійкових даних ці характеристики відсутні або мають інший характер, що робить аналіз складнішим для зловмисника. Застосування блоків із п'яти бітів дозволяє збільшити розмір алфавіту до тридцяти двох елементів, що зменшує повторюваність ключових зміщень. Таким чином навіть ключ відносно малої довжини забезпечує ширшу варіативність символів у шифртексті. Однак необхідно враховувати, що шифр Віженера, навіть у двійковому поданні, залишається симетричним поліалфавітним шифром, криптостійкість якого значною мірою залежить від довжини та випадковості ключа. У випадку застосування ключа, довжина якого значно менша за довжину тексту, можливий аналіз за періодом ключа, хоча для двійкових даних із 5-бітовими блоками цей аналіз є складнішим через змінену структуру алфавіту.

Розроблена комп'ютерна програма повністю реалізує поставлену задачу і може бути використана як окремий інструмент або інтегрована в комплексніші інформаційні системи, де необхідне базове симетричне шифрування двійкових потоків даних. Її структура дозволяє масштабування, модифікацію методу шифрування і адаптацію до інших алгоритмів, що використовують роботу з блоками фіксованої довжини. Програма забезпечує повну відтворюваність результати дешифрування та демонструє переваги блочного представлення даних для класичних поліалфавітних криптографічних систем.

Програма шифрування наведена в Додатку В, блок-схема представлена на ХНТУ 123.22010 АГ.

					ХНТУ 123.22010.ПЗ	Арк
						69
Зм.	Лист	№ докум.	Підпис	Дата		

4 РОЗРОБКА КОМП'ЮТЕРНОЇ МЕРЕЖІ

4.1 Визначення параметрів ЛКМ

Згідно з поставленим завданням необхідно спроектувати корпоративну мережу для підприємства. Для проектування мережі, яка розташована в будівлі з трьома поверхами, на кожному поверсі з яких знаходяться сервери та комп'ютери, були використані параметри за якими виконується формування вхідних даних для проектування корпоративної мережі. У таблиці 4.1 представлені параметри, за якими виконується формування вхідних даних.

Таблиця 4.1 – Параметри формування вхідних даних

Параметр	Умовне позначення	Розрахунок	Значення
Порядковий номер в журналі групи	n	$n = N_{\text{г}}$	1
Номер технічних параметрів ЛКМ	m	$m = N_{\text{г}} \bmod 1$	1
Номер типу IP – адресації в мережах	k	$k = N_{\text{г}} \bmod 1$	1

На основі отриманих параметрів формування вхідних даних для проектування корпоративної мережі було обрано варіант конфігурації «дерева» графа КМ. У таблиці 4.2 вказано номери гілок мережі

Таблиця 4.2 – Гілка «дерева» графа корпоративної мережі

Номер варіанту	Номери гілок							
1	1	2	4	7	8	10	11	12

Для корпоративної мережі використовується три маршрутизатора, кожен з яких розташований на певному поверсі. Маршрутизатор А - розташований на першому поверсі. Маршрутизатор В - знаходиться на другому поверсі. Маршрутизатор С - розміщений на третьому поверсі.

В даній корпоративній мережі знаходиться 8 ЛКМ. Кожна з цих ЛКМ має своє розташування в будівлі. ЛКМ1, ЛКМ2, ЛКМ4 – знаходяться на першому

поверсі, де знаходиться маршрутизатор А. ЛКМ7, ЛКМ8 – розташовані на другому поверсі з маршрутизатором В. ЛКМ10, ЛКМ11, ЛКМ12 – розміщені на третьому поверсі де знаходиться маршрутизатор С.

На рисунку 4.1 зображено граф «дерева» корпоративної мережі підприємства.

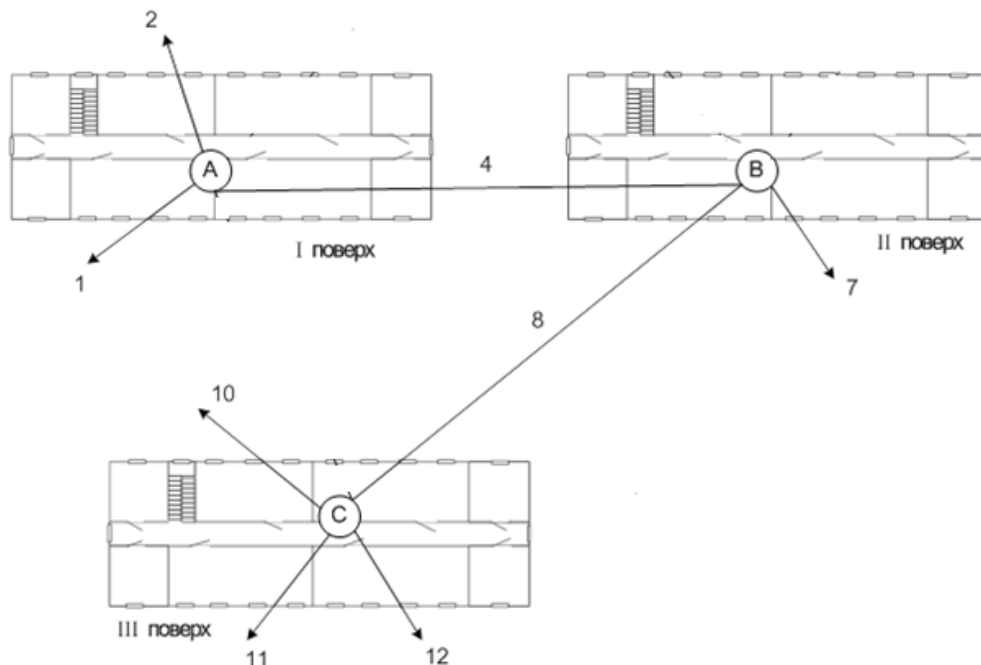


Рисунок 4.1 – Граф корпоративної мережі

Для кожної з ЛКМ були встановлені параметри, такі як: стандарт, за яким побудована ЛКМ, кількість комп'ютерів (PC) та протяжність (L) У таблиці 4.3 вказано вхідні параметри ЛКМ корпоративної мережі.

Таблиця 4.3 – Вхідні параметри ЛКМ

Параметри ЛКМ	Номер гілки графа							
	1	2	4	7	8	10	12	12
Стандарт	B5	BT	B2	-	BF	TR	BT	-
Кількість PC, N	60-n	20+n	30+n	50-n	$7+(n/2)$	20+n	5+n	40-n
Протяжність, L	Nl/60	0.71	Nl/30	Nl/50	0.91	0.91	0.71	0.81

В корпоративній мережі для адресації вузлів використовується стандарт IPv4. Для побудови мережі, використані такі параметри адресації вузлів як IP-адреси корпоративної мережі, адреси маршрутизаторів Internet та корпоративної

мережі та Internet-адреси деяких вузлів корпоративної мережі У таблиці 4.4 вказана адресація вузлів КМ.

Таблиця 4.4 – Адресація вузлів в корпоративній мережі

IP-адреси корпоративної КМ	IP-адреси вузлів маршрутизаторів Internet та КМ	Internet – адреси деяких вузлів ЛКМ
223.200.1.X	150.27.120.5	08:00:39:00:2F:C3
223.200.2.X	150.27.120.6	08:00:39:0A:46:29
223.200.3.X		08:00:39:F1:02:2B
		08:00:39:24:15:33

Для обробки даних та забезпечення файлів у корпоративній мережі використовуються сервери. Кожен з серверів має своє положення в будівлі.

У таблиці 4.5 вказано номер кімнат на кожному поверсі, у яких знаходяться сервери.

Таблиця 4.5 – Розташування серверів

Розташування серверної, поверхи		
I	II	III
1	1	5

Канал зв'язку пристрою діагностики з ЛКМ організовано на кабельному з'єднанні.

4.2 Обґрунтування вибору стандартів

За завданням, для ЛКМ7 та ЛКМ12 відсутній стандарт підключення вузлів. Для вибору стандарту для мереж використано таблицю 4.6, де наведена порівняльна характеристика стандартів мереж.

ЛКМ2 та ЛКМ12 оснований на стандарті 100Base-T, ЛКМ10 на TR, ЛКМ4 на стандарті 10Base-2, ЛКМ1 має стандарт 10Base-5 та для ЛКМ8 за завданням було обрано стандарт 100Base-FL. Для ЛКМ 7 та ЛКМ12 за завданням був

відсутній стандарт, тому було обрано стандарт 100Base-T. Даний стандарт було обрано через такі переваги:

- велика кількість вузлів для підключення;
- низька вартість побудови мережі ;
- малий вплив на швидкість передачі при навантаженні.

В цьому стандарті для розробленої компаративної мережі, максимальна довжина кабелю є достатньою, оскільки для мережі можна використати маршрутизатори, комутатори, мости у якості повторювача, що збільшує дальність передачі.

Таблиця 4.6 – Порівняльна характеристика стандартів

Стандарт	10Base-2	10Base-5	100Base-T	100Base-FL
Максимальна довжина середовища передачі	185	500	100	2000
Максимальна кількість вузлів	30	100	1024	1024
Вплив навантаження на швидкість передачі	Суттєвий вплив	Суттєвий вплив	Малий вплив	Малий вплив
Низька вартість побудови мережі	Так	Так	Так	Ні

4.3 Будова корпоративної мережі

Корпоративна мережа має 8 гілок. Для кожної з гілок мережі розраховано кількість станцій:

Гілка 1: $60-1=59$ робочих станцій;

Гілка 2: $20+1 = 21$ робоча станція;

Гілка 4: $30+1 = 31$ робоча станція;

Гілка 7: $50-1 = 49$ робочих станцій;

Гілка 8: $7+(1/2) = 8$ робочих станцій;

Гілка 10: $20+1 = 21$ робоча станція;

Гілка 11: $5+1 = 6$ робочих станцій;

Гілка 12: $40-1 = 39$ робочих станцій;

Для побудови мережі ЛКМ8 з використанням стандарту 100Base-FL необхідно використовувати АUI кабель. Його довжина складає $(30+n)\%$ від максимальної. За умови, що $n = 1$, отримано значення 31%. У метрах це значення складає 16 метрів.

Для розрахунку довжини провідників використано таблицю 4.7.

Таблиця 4.7 – Максимальна довжина провідників

Тип мережі	Довжина провідника, м
100Base-T	100
10Base-2	185
10Base-5	500
100Base-FL	2000
Token Ring	101

Отримані значення довжини провідника кожної гілки:

Гілка 1 – стандарт В5: $59*100/50 = 118$ м.

Гілка 2 – стандарт ВТ: $0.71*100 = 171$ м.

Гілка 4 – стандарт В2: $31*185/30 = 192$ м.

Гілка 7 – стандарт ВТ: $49*100/50 = 98$ м.

Гілка 8 – стандарт ВF: $0.9*2000 = 1800$ м.

Гілка 10 – стандарт TR: $0.9*101 = 91$ м.

Гілка 11 – стандарт ВТ: $0.7*100 = 70$ м.

Гілка 12 – стандарт ВТ: $0.8*100 = 80$ м.

Після розрахунку параметрів кількості станцій, довжини провідника кожної гілки та визначення стандартів всі отримані значення були занесені в таблицю 4.8.

Таблиця 4.8 – Параметри гілок корпоративної мережі

Параметри ЛКМ	Номер гілки графа							
	1	2	4	7	8	10	12	12
Стандарт	B5	BT	B2	BT	BF	TR	BT	BT
Кількість PC, N	59	21	31	49	8	21	6	39
Протяжність, L	118	171	192	98	1800	91	70	80

4.4 Розташування робочих станцій згідно з вимогами охорони праці

Для розташування робочих станцій в приміщенні потрібно враховувати необхідну площу для одного робітника. Згідно з вимогами законодавства щодо охорони праці на кожного співробітника має виділятися площа в 6 м².

На рисунку 4.2 зображено розміри кожного приміщення на поверсі в будівлі. Всі поверхи мають однакове планування.

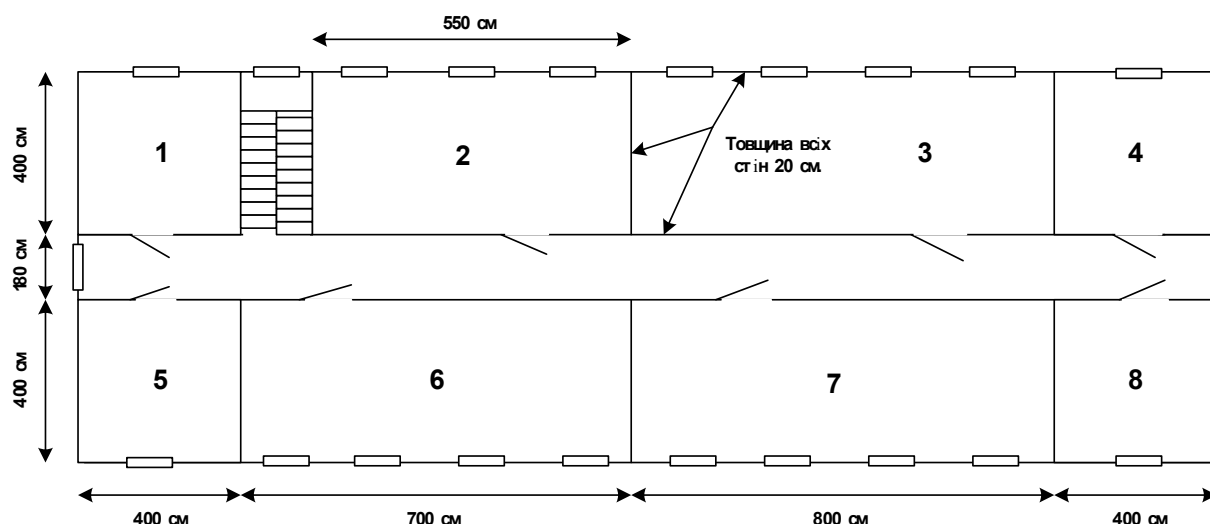


Рисунок 4.2 – Розміри приміщень на поверсі

Для розрахунку кількості робочих станцій, що можна розмістити у приміщенні, використана формула (4.1).

$$N_p = S_p / 6 \quad (4.1)$$

де N_p – кількість робочих станцій, S_p – площа приміщення.

В таблиці 4.9 приведено кількість робочих станцій, що можна розмістити в кожному приміщенні.

Таблиця 4.9 – Кількість робочих станцій у приміщеннях

Приміщення	1	2	3	4	5	6	7	8
Кількість	3	4	7	3	3	6	7	3

Загальна кількість робочих станцій, що може бути розміщена на поверсі, складає 36. Оскільки на кожному поверсі одне приміщення використовується для розташування серверу та маршрутизаторів, то кількість зменшується на 3, і складає 33.

Згідно з умовами завдання, де вказана надмірна кількість робочих станцій у мережах, було прийнято рішення про зменшення їх кількості на кожному поверсі до 33, адже велика кількість станцій не відповідає вимогам охорони праці.

У таблиці 4.10 приведено параметри гілок корпоративної мережі згідно вимог з охорони праці.

Таблиця 4.10 – Параметри гілок корпоративної мережі

Параметри ЛКМ	Номер гілки графа							
	1	2	4	7	8	10	11	12
Стандарт	B5	BT	B2	BT	BF	TR	BT	BT
Кількість РС, N	17	16	12	13	8	14	6	13
Протяжність, L	34	171	74	26	1800	91	70	80

4.5 Перелік матеріалів та обладнання

Матеріали, обладнання, мережне забезпечення та операційні системи, які необхідні для побудови корпоративної мережі зазначені у таблиці 4.11.

Кабельна схема корпоративної мережі приведена у додатку Г.

Таблиця 4.11 – Матеріали, обладнання та мережне програмне забезпечення корпоративної мережі

№	Назва обладнання	Один. вимір	Кількість одиниць обладнання								Всього
			№ ЛКМ								
			1	2	4	7	8	10	11	12	
А. Мережні пристрої											
1	Мережевий комутатор Ethernet з 8 портами RJ-45	Шт.							1		1
2	Мережевий комутатор Ethernet з 16 портами RJ-45	Шт.				1				1	2
	Мережевий комутатор Ethernet з 24 портами RJ-45	Шт.		1							1
3	Оптичний концентратор з 16 портами TX та RX	Шт.					1				1
4	NIC Ethernet з портом RJ-45	Шт.		18		16			7	15	46
5	NIC Ethernet з портом DB-15	Шт.	18				10				18
6	Трансивер 10Base5	Шт.	18								18
7	Оптично-волоконний трансивер	Шт.					10				10
8	Мережна інтерфейсна карта BNC	Шт.			14						14
9	Мережевий комутатор з 16 портами MIC	Шт.						1			1
10	NIC Token Ring з портом MIC	Шт.						15			15
11	Модем з інтерфейсом Ethernet	Шт.									1
Б. З'єднувачі											
17	Коннектор RJ-45	Шт.		36		32			14	30	112
20	DB15 – коннектор	Шт.	36				20				56
21	ST – коннектор	Шт.					40				40
23	BNC – коннектори	Шт.			28						28
24	BNC-T – коннектор	Шт.			14						14
25	Коннектор MIC	Шт.						30			30
В. Кабелі											
26	Кабель 2 пари UTP 3 категорії	М.		16*7 0=11 20		13*2 4=31 2			6*70 =420	13*8 0=10 40	2892

№	Назва обладнання	Один. вимір	Кількість одиниць обладнання								
			№ ЛКМ								Всього
			1	2	4	7	8	10	11	12	
27	Коаксіальний кабель RG11	М.	142								142
28	Трансиверний інтерфейсний АUI (4 пари UTP)	М.	16*18=288				16*10=160				448
29	Оптично-волоконний кабель	М.					1800				1800
30	Коаксіальний кабель RG58	М.			74						74
31	Екранований кабель. Тип 1	М.						15*91=1365			1365
Г. Комп'ютери											
32	Core i9-7980XE / RAM 16 ГБ / SSD M2 1 ТБ / LAN / GTX 1080Ti	Шт.	17	16	12	13	8	14	6	13	99
33	XEON Platinum 8180M / RAM 512 ГБ / SSD 20 ТБ / LAN 10 Гбит	Шт.		1		1				1	3
Д. Мережеві ОС											
34	Windows 10	Шт.	17	16	12	13	8	14	6	13	99
35	Windows Server 2016	Шт.		1		1				1	3
36	UNIX	Шт.									

4.6 Просторові показники сигналу локальної мережі

Для перевірки корпоративної мережі на можливість виникнення колізії під час використання комутаторів використовується таблиця 4.12, в якій вказана максимальна довжина провідника між двома найбільш віддаленими провідниками.

Отримані розрахунки найбільшої дальності передачі між двома вузлами:

ЛКМ 1: $21 \cdot 2 + 142 = 184 \text{ м.}$

ЛКМ 2: $70 \cdot 2 = 140 \text{ м.}$

ЛКМ 4: 192 м.

ЛКМ 7: $26 \cdot 2 = 52 \text{ м.}$

ЛКМ 8: $21 \cdot 2 + 1800 = 1842 \text{ м.}$

ЛКМ 10: $91(14-1)=1183\text{м.}$

ЛКМ 11: $70*2=140\text{м.}$

ЛКМ 12: $80*2=160\text{м.}$

Таблиця 4.12 – Максимальна відстань передачі

Стандарт	Максимальна відстань передачі
10Base-2	925 м
10Base-5	2500 м
100Base-T	200 м
100Base-FL	4000 м
Token-Ring	4000 м

Після розрахунків, спираючись на дані з таблиці 4.12 з'ясовано, що жоден з показників мереж не перевищує максимальну відстань передачі між найбільш віддаленими вузлами.

4.7 Час затримки сигналів в корпоративній мережі

У корпоративній мережі використовуються такі стандарти комп'ютерних мереж: 10Base-2, 100Base-T, 100Base-FL, 10Base-5, TR. Для мереж зі стандартами 100Base-T та 100Base-FL використовуються комутатори та маршрутизатори зі стандартом IEEE802.3u. Згідно з цим стандартом у мережах не виникають колізії, але це збільшує вартість обладнання.

Для зменшення вартості обладнання було проведено перевірку на можливість заміни комутаторів та маршрутизаторів на концентратори, що мають меншу вартість. Для цієї перевірки виконується розрахунок часу подвійного оберту (PDV).

При використанні концентраторів у мережах виникає колізія. Для перевірки можливості її знаходження вузлами виконується розрахунок часу подвійного оберту, що визначає, за який максимальний час можна буде визначити колізію.

Для відповідності стандарту час подвійного обороту має бути менше за 575 bt. За такого часу вузли у мережах зможуть вчасно визначити колізію. Якщо час

подвійного оберту більший за 575 bt, то заміна маршрутизаторів на концентратори не є можливою.

Для розрахунку використано таблицю 4.13, у якій вказано затримки сигналів різними видами обладнання.

Таблиця 4.13 – Час затримки сигналів мережним обладнанням

Тип сегмента	База лівого сегмента,	База проміжного сегмента, bt	База правого сегмента, bt	Затримка середовища на 1 м, bt	Максим. довжина сегменту, м
10Base-5	11,8	46,5	169,5	0,0866	500
10Base-2	11,8	46,5	169,5	0,1026	185
100Base-T	15,3	42,0	165,0	0,113	100
100Base-FB	-	24,0	-	0,1	2000
100Base-FL	12,3	33,5	156,5	0,1	2000
FOIRL	7,8	29,0	152,0	0,1	1000
AUI (>2 м)	0	0	0	0,1026	2+48

Для розрахунку PDV визначені два вузли, найбільш віддалені один від одного. Вони знаходяться у ЛКМ 1 та ЛКМ 12.

На рисунку 4.3 зображено схему ЛКМ з найбільшою відстанню передачі між вузлами.

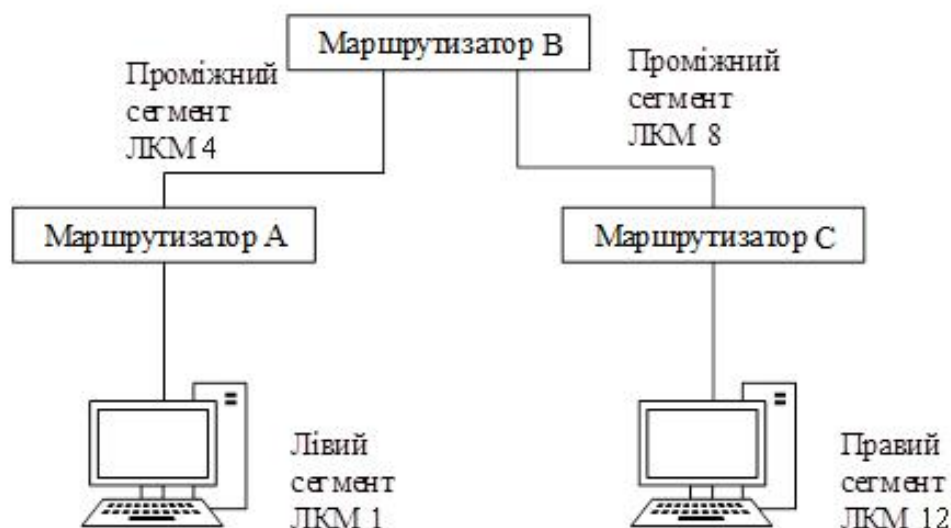


Рисунок 4.3 – ЛКМ з найбільшою відстанню передачі між вузлами

Отримані значення PDV:

Лівий сегмент ЛКМ 1: $11.8 + 142 * 0.0866 = 24.09$ bt.

Проміжний сегмент ЛКМ 4: $46.5 + 74 * 0.1026 = 54.09$ bt

Проміжний сегмент ЛКМ 8: $24 + 1800 * 0.1 = 204$ bt.

Правий сегмент ЛКМ 12: $165.0 + 80 * 0.113 = 174.07$ bt.

PDV: $24.09 + 54.09 + 204 + 174.07 = 456.227$ bt.

Згідно з отриманими розрахунками значення PDV становить 456.227 bt, відповідає стандарту та дозволяє замінити комутатори та маршрутизатори на концентратори для зменшення вартості мережного обладнання.

Використовуючи таблицю 4.14, розраховано час затримки сигналів в ЛКМ корпоративної мережі.

Таблиця 4.14 – Затримки сигналу мережним обладнанням

Назва обладнання	Приблизна затримка сигналу
Товстий коаксіальний кабель типу RG11	4.33 мкс/км
Тонкий коаксіальний кабель типу RG58	5.14 мкс/км
Вита пара неекранована (UTP) та екранована (STP)	5.7 мкс/км
Оптичне волокно товщиною 62.5/125 мікрон	5.0 мкс/км
Повторювач, концентратор, міст, комутатор	0.1 мкс/км
Оптично-волоконний повторювач чи HUB	1.55 мкс/км
Оптично-волоконний трансивер	0.2 мкс/км

ЛКМ 1: 10Base-5, комутатор, протяжність 184 м:

$0.184 * 4.33 + 0.1 = 0.896$ мкс. = 0.0896 bt.

ЛКМ 2: 100Base-T, комутатор, протяжність 140 м:

$0.140 * 5.7 + 0.1 = 0.898$ мкс. = 0.0898 bt.

ЛКМ 4: 10Base-2, комутатор, протяжність 192 м:

$0.192 * 5.14 = 0.986$ мкс. = 0.0986 bt.

ЛКМ 7: 100Base-T, комутатор, протяжність 52 м:

$0.052 * 5.7 + 0.1 = 0.3964$ мкс. = 0.03964 bt.

ЛКМ 8: 100Base-BF, протяжність 1842 м:

$1.842 * 5.0 + 0.1 = 9.31$ мкс. = 0.931 bt.

ЛКМ 10: Token Ring, комутатор, протяжність 1183 м:

					ХНТУ 123.22010.ПЗ	Арк
Зм.	Лист	№ докум.	Підпис	Дата		81

$$1.183 \cdot 5.7 + 0.1 = 6.843 \text{ мкс.} = 0.6843 \text{ bt.}$$

ЛКМ 11: 100Base-T, комутатор, протяжність 140 м:

$$0.140 \cdot 5.7 + 0.1 = 0.898 \text{ мкс.} = 0.0898 \text{ bt.}$$

ЛКМ 12: 100Base-T, комутатор, протяжність 160 м:

$$0.160 \cdot 5.7 + 0.1 = 1.012 \text{ мкс.} = 0.1012 \text{ bt.}$$

Для розрахунку зменшення міжкадрового інтервалу повторювачами (PVV) було використано таблицю 4.15.

Таблиця 4.15– Зменшення міжкадрового інтервалу повторювачами

Тип сегменту	Передавальний сегмент, bt	Проміжний сегмент, bt
100Base-T	16	11
10Base-2	-	2
10Base-5	10.5	8
100Base-FL	10.5	8

Максимальна відстань передачі існує між вузлами ЛКМ 1 та ЛКМ 12:

$$\text{ЛКМ 1} + \text{ЛКМ 4} + \text{ЛКМ 8} + \text{ЛКМ 12} = 142 + 1800 + 80 + 74 = 2096 \text{ м.}$$

Отримані значення PVV:

1) Передавальний сегмент 1 (10Base-5): $10.5 + 0.0896 = 10.5896 \text{ bt.}$

Проміжний сегмент 4 (10Base-2) $2 + 0.0986 = 2.0986 \text{ bt.}$

Проміжний сегмент 8 (10Base-FL) $8 + 0.931 = 8.9314 \text{ bt.}$

$$\text{PVV} = 10.5896 + 2.0986 + 8.9314 = 21.6196 \text{ bt.}$$

2) Передавальний сегмент 12 (100Base-T) $16 + 0.1012 = 16.1012 \text{ bt.}$

Проміжний сегмент 8 8 (10Base-FL) $8 + 0.931 = 8.9314 \text{ bt..}$

Проміжний сегмент 4 (100Base-FL) $2 + 0.0986 = 2.0986 \text{ bt..}$

$$\text{PVV} = 16.1012 + 8.9314 + 2.0986 = 27.1327 \text{ bt.}$$

Отримані показники PVV (передавальний сегмент 1) 21.61bt та PVV (передавальний сегмент 12) 27.13bt не перевищують 49 бітових інтервалів. Це відповідає стандарту зменшення міжкадрового інтервалу для мереж.

4.8 Адресація вузлів у мережі

Для визначення кількості зайнятих адрес у ЛКМ корпоративної мережі визначається сума усіх вузлів, серверів та маршрутизаторів, що знаходяться у ЛКМ. Отримані кількості відображені в таблиці 4.16.

Таблиця 4. 16– Кількість зайнятих IP-адрес у ЛКМ

Номер ЛКМ	Кількість адрес
1	17
2	16
4	12
7	13
8	8
10	14
11	6
12	13

4.9 Схема IP-адресації вузлів та мереж

Корпоративна мережа має підключення до глобальної мережі Internet. IP-адреси маршрутизатора корпоративної мережі та маршрутизатора мережі Internet задано у таблиці 4.4.

Корпоративна мережа має 3 адреси мереж класу С. Оскільки Такої кількості адрес не достатньо для адресування 8 мереж, то необхідно використати безкласову адресацію.

Для визначення адрес мережі необхідно визначити кількість бітів, які потрібно використати для адресування вузлів у мережі, для якої необхідна найбільша кількість адрес. У корпоративній мережі найбільша кількість адрес необхідна для ЛКМ 1. Для отримання кількості необхідних бітів необхідно додати до кількості необхідних адрес 2 та перевести у двійкову систему числення.

Необхідність додавати 2 до кількості адрес зумовлена наявністю ще двох адрес: адреси самої мережі та широкомовної адреси у мережі.

Отриманий результат: $19_{10} = 10011_2$. Для адресування вузлів необхідно 5 бітів адреси. Оскільки вільних адрес у мережах при такому розділенні буде недостатньо, то кількість бітів для вузлів буде складати 6.

Виходячи з кількості необхідних бітів для вузлів отримана маска мереж: 255.255.255.192.

Виходячи із маски мереж, значення останнього октету може приймати значення: 0, 64, 128, 192. Згідно з цим одну адресу мережі класу С буде розділено на 4 підмережі.

У таблиці 4.17 вказано розподіл адресного простору доступного для вузлів у ЛКМ корпоративної мережі.

Таблиця 4.17– Розподіл адресного простору в корпоративній мережі

ЛКМ	Адреса підмережі	Широкомовний IP	Адреси вузлів	Маска мережі
1	223.200.1.0	223.200.1.63	223.200.1.1- 223.200.1.62	255.255.255.192
2	223.200.1.64	223.200.1.127	223.200.1.65- 223.200.1.126	255.255.255.192
4	223.200.3.0	223.200.3.63	223.200.3.1- 223.200.3.62	255.255.255.192
7	223.200.3.64	223.200.3.127	223.200.3.65- 223.200.3.126	255.255.255.192
8	223.200.3.128	223.200.3.191	223.200.3.129- 223.200.3.190	255.255.255.192
10	223.200.3.192	223.200.3.255	223.200.3.193- 223.200.3.254	255.255.255.192
11	223.200.2.128	223.200.2.191	223.200.2.129- 223.200.2.190	255.255.255.192
12	223.200.2.192	223.200.2.255	223.200.2.193- 223.200.2.254	255.255.255.192

Схема IP-адресації з зазначенням інтерфейсів приведена у додатку Д.

4.10 Таблиці IP-маршрутизації

У таблицях 4.18-4.22 приведено IP-таблиці маршрутів для маршрутизаторів корпоративної мережі, вузлів кінцевої та проміжної мережі.

Таблиця 4.18 – IP-таблиця маршрутів маршрутизатора А

IP-адреса мережі призначення	Маршрутизація	IP-адреса шлюзу	Вихідний мережний інтерфейс
223.200.2.0	Прямий	-	ie2
223.200.2.64	Прямий	-	ie1
223.200.2.128	Прямий	-	ie0
default	Непрямий	223.200.2.129	ie0

Таблиця 4.19 – IP-таблиця маршрутів маршрутизатора В

IP-адреса мережі призначення	Маршрутизація	IP-адреса шлюзу	Вихідний мережний інтерфейс
223.200.3.0	Прямий	-	ie3
223.200.3..64	Прямий	-	ie2
223.200.3.128	Прямий	-	ie1
223.200.3.192	Прямий	-	ie0
default	Непрямий	223.200.3.193	ie0

Таблиця 4.20 – IP-таблиця маршрутів маршрутизатора С

IP-адреса мережі призначення	Маршрутизація	IP-адреса шлюзу	Вихідний мережний інтерфейс
223.200.2..128	Прямий	-	ie0
223.200.2..0	Непрямий	223.200.2.139	ie0
223.200.2..64	Непрямий	223.200.2.139	ie0
223.200.2..192	Прямий	-	ie1
223.200.3.192	Прямий	-	ie2
223.200.3.0	Непрямий	223.200.3.208	ie2
223.200.3.64	Непрямий	223.200.3.208	ie2
223.200.3.128	Непрямий	223.200.3.208	ie2
default	Непрямий	168.192.1.31	pp0

Таблиця 4.21 – IP-таблиця маршрутів вузла кінцевої ЛКМ 1

IP-адреса мережі призначення	Маршрутизація	IP-адреса шлюзу	Вихідний мережний інтерфейс
223.200.2..0	Прямий	-	ie0
default	Непрямий	223.200.2.1	ie0

Таблиця 4.22 – IP-таблиця маршрутів вузла проміжної ЛКМ 9

IP-адреса мережі призначення	Маршрутизація	IP-адреса шлюзу	Вихідний мережний інтерфейс
223.200.2.128	Прямий	-	ie0
223.200.2.0	Непрямий	223.200.2.139	ie0
223.200.2.64	Непрямий	223.200.2.139	ie0
default	Непрямий	223.200.2.129	ie0

Default – напрям за замовчуванням.

4.11 Перспективи розвитку та модернізації корпоративної мережі

Для адресування вузлів корпоративної мережі використовуються останні 6 бітів 4 октету адреси. Це дозволяє адресувати 62 вузли.

В таблиці 4.23 зазначено зайняті адреси, вільні адреси та кількість вільних підключень до комутаторів без їх заміни.

Таблиця 4.23 – Зайняті та вільні адреси у ЛКМ корпоративної мережі

ЛКМ	Зайняті IP-адреси	Вільні IP-адреси	Кількість вільних адрес	Кількість підключень
1	223.200.1.1- 223.200.1.17	223.200.1.18- 223.200.1.62	44	17
2	223.200.1.65- 223.200.1.81	223.200.1.82- 223.200.1.126	44	16
4	223.200.2.1- 223.200.2.12	223.200.2.13- 223.200.2.62	49	12
7	223.200.2.65- 223.200.2.78	223.200.3.79- 223.200.3.126	47	13
8	223.200.2.129- 223.200.2.136	223.200.2.137- 223.200.2.190	53	8
10	223.200.3.1- 223.200.3.14	223.200.3.15- 223.200.3.62	47	14

ЛКМ	Зайняті IP-адреси	Вільні IP-адреси	Кількість вільних адрес	Кількість підключень
11	223.200.3.65- 223.200.3.70	223.200.3.71- 223.200.3.126	55	6
12	223.200.3.129- 223.200.3.142	223.200.3.143- 223.200.3.190	47	13

Для ЛКМ10 рекомендується змінити стандарт TR на стандарт 100Base-T або 100Base-FL. Через малий показник пропускної здатності мережа Token Ring програє пропускним спроможностям стандартів 100Base-T або 100Base-FL, також для реалізації стандарту TR необхідні дороговартісні пристрої.

Для ЛКМ4 рекомендується замінити застарілий стандарт 10Base-2 на 100Base-T або 100Base-FL. Топології «шина» зменшує швидкість передачі даних через наявність колізії, оскільки її наявність потребує додаткового часу для визначення факту, що відбулося накладання сигналів, та повідомлення вузла про повторну передачу даних.

Інші стандарти, що використовуються в ЛКМ1, ЛКМ2, ЛКМ7, ЛКМ8, ЛКМ11, ЛКМ12 можуть бути використані в якості основних стандартів для цих гілок мережі.

5 МОДЕЛЮВАННЯ РОБОТИ СЕРВЕРУ

5.1 Імітаційне моделювання

Існує клас об'єктів, для яких з різних причин не розроблені аналітичні моделі або не розроблені методи розв'язування задач про такі моделі. В цьому випадку математична модель замінюється імітатором або імітаційною моделлю.

Імітаційна модель - логіко-математичний опис об'єкту, який може бути використаний для експериментування на комп'ютері в цілях проектування, аналізу і оцінки функціонування об'єкту. Імітаційне моделювання - це окремий випадок математичного моделювання, метод дослідження, заснований на тому, що система, яка вивчається, замінюється імітатором і з ним проводяться експерименти з метою отримання інформації про цю систему. Експериментування з імітатором називають імітацією.

5.2 Огляд програмних пакетів для імітаційного моделювання

Імітаційне моделювання є важливим інструментом для дослідження та аналізу складних систем, зокрема комп'ютерних мереж. Існує велика кількість програмних пакетів, що дозволяють створювати моделі мереж і аналізувати їхню поведінку за різних умов. Цей огляд розглядає основні інструменти, які широко використовуються в цій сфері.

NS-3 (Network Simulator 3) є потужним інструментом для імітаційного моделювання комп'ютерних мереж. Основні його особливості:

- Підтримка моделювання протоколів рівня каналу, мережевого та транспортного рівнів.
- Можливість інтеграції з реальними мережами.
- Велика бібліотека готових моделей для різних протоколів.
- Відкрите програмне забезпечення, яке активно підтримується спільнотою.

OMNeT++ - це модульне та розширюване середовище для імітаційного моделювання. Його ключові характеристики:

- Гнучкість у створенні власних моделей.
- Широке застосування в моделюванні мереж, включаючи дротові та бездротові мережі.
- Зручний графічний інтерфейс для налаштування та аналізу моделей.
- Підтримка великої кількості додаткових бібліотек, таких як INET.

GPSS World (General Purpose Simulation System) є одним із класичних інструментів для моделювання дискретних систем, зокрема мереж обміну даними. Основні характеристики GPSS World:

- Простота у використанні завдяки зрозумілому синтаксису для опису процесів.
- Підходить для моделювання систем із чергами, таких як маршрутизатори або сервери.
- Можливість інтеграції з іншими інструментами для розширеного аналізу.
- GPSS World широко використовується для навчальних цілей, оскільки дозволяє швидко створювати та тестувати прості моделі.

OPNET Modeler - це комерційне програмне забезпечення для моделювання комп'ютерних мереж, яке використовується як у промисловості, так і в наукових дослідженнях. Його особливості:

- Велика бібліотека компонентів для створення мережевих моделей.
- Підтримка аналізу продуктивності мереж.
- Інтеграція з інструментами моніторингу реальних мереж.

GNS3 (Graphical Network Simulator 3) є графічним інструментом для моделювання мереж. Основні його переваги:

- Емуляція реальних мережевих пристроїв.
- Можливість інтеграції з реальними пристроями для тестування в лабораторних умовах.
- Простий інтерфейс для створення топологій.

- Використовується для підготовки до сертифікацій, таких як Cisco CCNA та CCNP.

Mininet є інструментом для моделювання програмно визначених мереж (SDN). Його ключові характеристики:

- Швидке створення прототипів SDN.
- Підтримка інтеграції з платформами OpenFlow.
- Ефективність у моделюванні невеликих і середніх мереж.

Таблиця 4.1 - Порівняльний аналіз

Пакет	Тип моделювання	Ліцензія	Основні переваги
NS-3	Дискретне	Відкрита	Гнучкість, активна спільнота
OMNeT++	Дискретне	Відкрита	Модульність, графічний інтерфейс
GPSS World	Дискретне	Комерційна/Освітня	Простота, ефективність для навчальних цілей
OPNET Modeler	Дискретне/Емуляція	Комерційна	Потужність, інструменти аналізу
GNS3	Емуляція	Відкрита	Інтеграція з реальними пристроями
Mininet	Емуляція SDN	Відкрита	Оптимізований для SDN

Вибір програмного пакета для моделювання залежить від специфічних потреб користувача. Наприклад, для досліджень у сфері програмно визначених мереж підійде Mininet, тоді як GPSS World є гарним вибором для навчальних цілей і простих систем із чергами. Універсальні інструменти, такі як NS-3 та OMNeT++, забезпечують широкий спектр можливостей для моделювання різних мережевих топологій і протоколів.

5.3 Розробка програми моделювання

Потік заявок від локальної підмережі вибирається в залежності від типу даних, що надходять із під мережі, визначена інтенсивність обміну:

10, 12, 9, 15, 13; 21, 23, 15, 18, 30; 21, 23, 15, 18, 30.

Стандартний час відхилення 3, 2, 3, 1, 2 с.

Сервер обробляє до 5 заявок. Час обробки заявки розподілено за нормальним законом з математичним очікуванням 18, 16, 19, 23, 15. У кожній підмережі створюється черга на 1 заявку, нові заявки від підмережі не приймаються до передачі існуючої заявки на сервері. Повторно заявка посилається на сервер через проміжок часу. Розподілені за нормальним законом із середнім часом від підмережі й стандартним відхиленням 3 с.

Оцінити роботу сервера за 8 годин роботи. Підрахувати загальну кількість оброблених і неопрацьованих заявок. Оцінити, при якому мінімальному значенні середнього інтервалу надходження заявок від підмережі з меншим номером сервер не впорається із навантаженням. Інші параметри не змінювати.

Програма моделювання роботи серверу на мові GPSS наведена в Додатку Е. Результати моделювання представлені на рис.5.1.

QUEUE	MAX	CONT.	ENTRY	ENTRY (0)	AVE.CONT.	AVE.TIME	AVE. (-0)	RETRY
QW5	1	0	278	251	0.021	2.077	21.382	0
QW1	1	0	331	280	0.037	3.108	20.172	0
QW3	1	0	313	282	0.023	2.040	20.601	0
QW4	1	0	231	198	0.024	2.945	20.616	0
QW2	1	0	287	252	0.025	2.458	20.159	0
QW11	1	0	189	172	0.016	2.407	26.764	0
QW12	1	0	110	99	0.008	2.157	21.570	0
QW13	3	0	249	211	0.032	3.644	23.876	0
QW14	2	0	187	165	0.018	2.668	22.674	0
QW15	2	0	129	119	0.008	1.705	21.998	0
REFUGEE	281	281	281	0	140.724	14022.286	14022.286	0
QW8	1	0	227	204	0.018	2.208	21.792	0
PROCESSED	3162	3162	3162	0	1590.955	14088.157	14088.157	0
QW9	1	0	189	167	0.018	2.646	22.731	0
QW7	1	0	141	127	0.010	2.073	20.875	0
QW10	1	0	131	119	0.008	1.734	18.931	0
QW6	1	0	172	151	0.015	2.404	19.690	0

Рисунок 5.1 - Результат моделювання

Можна бачити, що загальна кількість оброблених заявок 3162, кількість неопрацьованих заявок – 281. Найбільша черга – 331, з них 280 заявок мали нульовий час очікування, середня довжина в цієї черги (0,037), найбільший середній час знаходження в черзі (3,108). Без обліку заявок з нульовим часом знаходження в черги, середній час у черзі становить 20,176. Отримані результати моделювання дають можливість зробити висновок, що при заданих параметрах

сервер нормально опрацьовує все заявки, що поступають від ЛКМ, тому мережа не потребує коректувань.

Висновок: в даному розділі було розглянуто імітаційне моделювання, популярні пакети для моделювання комп'ютерних мереж, та описані результати програми моделювання роботи серверу.

					ХНТУ 123.22010.ПЗ	Арк
Зм.	Лист	№ докум.	Підпис	Дата		92

ВИСНОВКИ

У даній кваліфікаційній роботі бакалавра була розроблена комп'ютерна система діагностики мікропроцесорного пристрою релейного захисту та автоматики РС80-МР. В рамках розробки створено пристрій діагностики, для якого спроектовано принципіальну схему та печатну плату, описано зв'язок пристрою діагностики з персональним комп'ютером, розроблено програми формування пакета даних для мікроконтролеру та шифрування отриманої інформації методом Віженера.

До складу проекту входить корпоративна комп'ютерна мережа, яка складається з 8 гілок, організованих за різними стандартами згідно з варіантом. Було спроектовано структурну схему та визначено перелік обладнання локальної комп'ютерної мережі. Виконано розрахунки просторових показників сигналу для того, щоб довести відповідність мережі заданим стандартам. Розраховано усі необхідні параметри для побудови мережі. Розроблено програму моделювання роботи серверу комп'ютерної мережі.

					ХНТУ 123.22010.ПЗ	Арк
Зм.	Лист	№ докум.	Підпис	Дата		93

ПЕРЕЛІК ДЖЕРЕЛ ПОСИЛАННЯ

1. Методичні рекомендації до виконання, оформлення та захисту кваліфікаційної роботи бакалавра для студентів першого (бакалаврського) рівня вищої освіти спеціальності 123 «Комп'ютерна інженерія» / Веселовська Г.В., Дроздова Є.А., Козел В.М. Іванчук О.В. – Херсон: ХНТУ, 2025. – 73 с.
2. Тонкошкур О. С., Гомілко І. В., Коваленко О. В. Мікроконтролерні пристрої: мікро- та наноелектроніка. Видавництво Дніпропетровського національного університету, 2011. 264 с.
3. Чешко І. В. Навчальний посібник з мікроконтролерів. Суми: Сумський державний університет, 2017. 148 с.
4. Історія розвитку мікропроцесорів, 2019. URL: https://prezi.com/p/vjcut_eyq2ty/presentation/
5. Лисенков М. О., Ключник І. І. Мікроконтролери в приладах і пристроях. Харків: ХНУРЕ, 2014. 368 с.
6. Стогній Б. С., Кириленко А. В., Проске Д. та інші. Теоретичні основи побудови мікропроцесорних систем / Під ред. Стогнія Б. С.; АН України. Київ: Наукова Думка, 2016. 320 с.
7. Схемотехніка електронних систем: у 3 кн. Кн. 3. Мікропроцесори та мікроконтролери: підручник [для студ. вищ. навч. закл.] / [В.І. Бойко, А.М. Гуржій, В.Я. Жуйков та ін.] – [2-ге вид.]. - К.: Вища шк., 2004. □ 399 с.
8. USB Implementers Forum. "Universal Serial Bus Specification, Revision 2.0." <https://www.usb.org>.
9. Anderson, D., "Universal Serial Bus System Architecture," MindShare Inc., Addison-Wesley, 2014.
10. Axelson, J., "USB Complete: The Developer's Guide," Lakeview Research, 5th Edition, 2015.
11. Intel Corporation, "USB 3.0 Specification," <https://www.intel.com>.
12. Thompson, A., "USB Type-C Demystified," Springer, 2020.

13. Hamming, R. W. (1950). "Error Detecting and Error Correcting Codes." Bell System Technical Journal.
14. Peterson, W. W., & Weldon, E. J. (1972). "Error-Correcting Codes." MIT Press.
15. Tanenbaum, A. S., & Wetherall, D. J. (2010). "Computer Networks." Pearson.
16. Азаров О. Д., Захарченко С. М., Кадук О. В. Комп'ютерні мережі: навчальний посібник. Вінниця, ВНТУ, 2013. 371 с.
17. Микитишин А. Г., Митник М. М., Стухляк П. Д., Пасічник В. В. Комп'ютерні мережі. Львів, Вид-во «Магнолія 2006», 2013. 256 с.
18. Закладний О.М., Матвієнко М.П., Розен В.П. Архітектура комп'ютера М.: Ліра К., 2019, с.264.
19. Лосев Ю. І., Руккас К. М., Шматков С. І. Комп'ютерні мережі: навчальний посібник / За редакцією Ю.І. Лосева. Харків: ХНУ імені В. Н. Каразіна, 2013. 248 с.
20. «Ethernet: The Definitive Guide. Designing and Managing Local Area Networks», Joann Zimmerman, 2014
21. AVR ATTiny Технічний паспорт, 2013. URL: <https://pdf1.alldatasheet.com/datasheet-pdf/view/80317/ATMEL/ATTINY2313.html> (дата звернення: 17.03.2026)
22. Початок роботи з Atmel Studio 7 - Технологія мікросхем, 2018. URL: <https://ww1.microchip.com/downloads/en/DeviceDoc/Getting-Started-with-Atmel-Studio7.pdf> (дата звернення: 02.04.2026)
23. Грицюк Ю.І., Рак. Т.Є. Програмування мовою C++. Навчальний посібник Київ: ЛДУ БЖД, 2011, с.288.
24. Geoffrey Gordon. The development of the General Purpose Simulation System (GPSS). History of programming languages. 403-426 с

ДОДАТОК А

ПРОГРАМА ФОРМУВАННЯ ПАКЕТУ ДАНИХ ДЛЯ МІКРОКОНТРОЛЕРУ

```
//Розробив студент групи 4КСМ Гурковський О.О.
```

```
#include <mega8515.h>
#include <mega8515bit.h>
#include <bin.h>
#include <stdio.h>
```

```
unsigned char data;
#define code1 bX1001011
#define code2 b00010X01
#define code3 bX11X111X
#define code4 b111XX100
```

```
//адреси ПК
#define adr1 b00000000
#define adr2 b00000001
#define adr3 b00000010
#define adr4 b00000011
```

```
void main(void)
{
// ініціалізація порту А
PORTA=0xFF;
DDRA=0x00;
```

```
// ініціалізація порту D
PORTD=0xFF;
DDRD=0x00;
```

```
// ініціалізація таймера-лічильника
TCCR0=0x05;
TCNT0=0x00;
OCR0=0x00;
TCCR1A=0x00;
TCCR1B=0x03;
TCNT1H=0x00;
TCNT1L=0x00;
ICR1H=0x00;
ICR1L=0x00;
OCR1AH=0x00;
OCR1AL=0x00;
OCR1BH=0x00;
OCR1BL=0x00;
TIMSK=0x00;
```

```
// ініціалізація УАПП
UCSRA=0x00;
UCSRB=0x18;
UCSRC=0x86;
UBRRH=0x00;
UBRRL=0x03;
```



```

// ініціалізація сторожового таймера
#pragma optsize-
WDTCSR=0x1F;
WDTCSR=0x0F;
#ifdef _OPTIMIZE_SIZE_
#pragma optsize+
#endif

while (1)
{
    #asm("WDR"); // скидання сторожового таймеру
    DDRD=0;
    PORTD=0xFF;
    data=PIND;
    switch (data)
    {
        case code1: DDRA=0xFF; PORTA=adr1; DDRA=0xFF; PORTA=code1; break;
        case code2: DDRA=0xFF; PORTA=adr2; DDRA=0xFF; PORTA=code2; break;
        case code3: DDRA=0xFF; PORTA=adr3; DDRA=0xFF; PORTA=code3; break;
        case code4: DDRA=0xFF; PORTA=adr4; DDRA=0xFF; PORTA=code4; break;
        default:
    };
}
}

```

ДОДАТОК Б

ПРОГРАМА-ДРАЙВЕР ЗВ'ЯЗКУ МК ІЗ ПКВІД

```
//Розробив студент групи 4КСМ Гурковський О.О.
#include <iostream.h>
#include <stdio.h>
#include <conio.h>
#include "h.h"
int main()
{
    system("cls");
    cout<<"Data from LPT"<<endl;
    int data;
    // читання даних із LPT порту
    data = Inp32(888);
    char number[20];
    // переведення даних в двійковий формат
    itoa(data,number,2);
    cout<<number<<endl;
    // читання даних із LPT порту
    data = Inp32(888);
    // переведення даних в двійковий формат
    itoa(data,number,2);
    // виведення даних на екран
    cout<<number<<endl;
    // завершення роботи програми
    cout<<"Press any key to exit program"<<endl;
    getch();
    return true; }
```

ДОДАТОК В

ПРОГРАМА ШИФРУВАННЯ-ДЕШИФРУВАННЯ МЕТОДОМ ВІЖЕНЕРА

```
//Розробив студент гр.4КСМ Гурковський О.О.
#include <iostream>
#include <fstream>
#include <vector>
#include <string>
#include <cctype>

using namespace std;

// Перевірка, що рядок складається тільки з '0' і '1'
bool isBinaryString(const string& s) {
    for (char c : s) {
        if (c != '0' && c != '1') return false;
    }
    return true;
}

// Перетворення 5 бітів на число 0-31
int bitsToInt(const string& bits) {
    int value = 0;
    for (char c : bits) {
        value = (value << 1) | (c - '0');
    }
    return value;
}

// Перетворення числа 0-31 у 5 бітів
string intToBits(int x) {
    string s(5, '0');
    for (int i = 4; i >= 0; i--) {
        s[i] = (x & 1) + '0';
        x >>= 1;
    }
    return s;
}

// Розбиття довгого двійкового рядка на 5-бітові блоки
vector<int> splitInto5bitBlocks(const string& s) {
    vector<int> blocks;
    for (size_t i = 0; i < s.size(); i += 5) {
        string chunk = s.substr(i, 5);
        if (chunk.size() < 5) {
            chunk.append(5 - chunk.size(), '0'); // доповнюємо до 5 біт
        }
        blocks.push_back(bitsToInt(chunk));
    }
    return blocks;
}

// Віженер для 5-бітового алфавіту (32 символи)
vector<int> vigenereEncrypt(const vector<int>& text, const vector<int>& key) {
    vector<int> out(text.size());
    for (size_t i = 0; i < text.size(); i++) {
        out[i] = (text[i] + key[i % key.size()]) % 32;
    }
    return out;
}
```

```

}

vector<int> vigenereDecrypt(const vector<int>& text, const vector<int>& key) {
    vector<int> out(text.size());
    for (size_t i = 0; i < text.size(); i++) {
        out[i] = (text[i] - key[i % key.size()] + 32) % 32;
    }
    return out;
}

// Запис блоків у файл як двійковий рядок
string blocksToBinaryString(const vector<int>& blocks) {
    string out;
    for (int v : blocks) {
        out += intToBits(v);
    }
    return out;
}

int main() {
    // ----- ЧИТАННЯ ВХІДНИХ ДАНИХ -----
    ifstream finText("input.txt");
    ifstream finKey("key.txt");

    if (!finText || !finKey) {
        cout << "Помилка: не вдалося відкрити input.txt або key.txt\n";
        return 1;
    }

    string text, key;
    finText >> text;
    finKey >> key;

    // ----- Перевірка коректності -----
    if (!isBinaryString(text)) {
        cout << "Помилка: input.txt містить символи, відмінні від 0 та 1\n";
        return 1;
    }
    if (!isBinaryString(key)) {
        cout << "Помилка: key.txt містить символи, відмінні від 0 та 1\n";
        return 1;
    }
    if (key.empty()) {
        cout << "Помилка: ключ не може бути порожнім\n";
        return 1;
    }

    // ----- Перетворення на 5-бітові блоки -----
    vector<int> textBlocks = splitInto5bitBlocks(text);
    vector<int> keyBlocks = splitInto5bitBlocks(key);

    // ----- ШИФРУВАННЯ -----
    vector<int> encrypted = vigenereEncrypt(textBlocks, keyBlocks);
    string encryptedBinary = blocksToBinaryString(encrypted);

    ofstream foutEnc("output_encrypted.txt");
    foutEnc << encryptedBinary;
    foutEnc.close();

    // ----- ДЕШИФРУВАННЯ -----
    vector<int> decrypted = vigenereDecrypt(encrypted, keyBlocks);
    string decryptedBinary = blocksToBinaryString(decrypted);
}

```

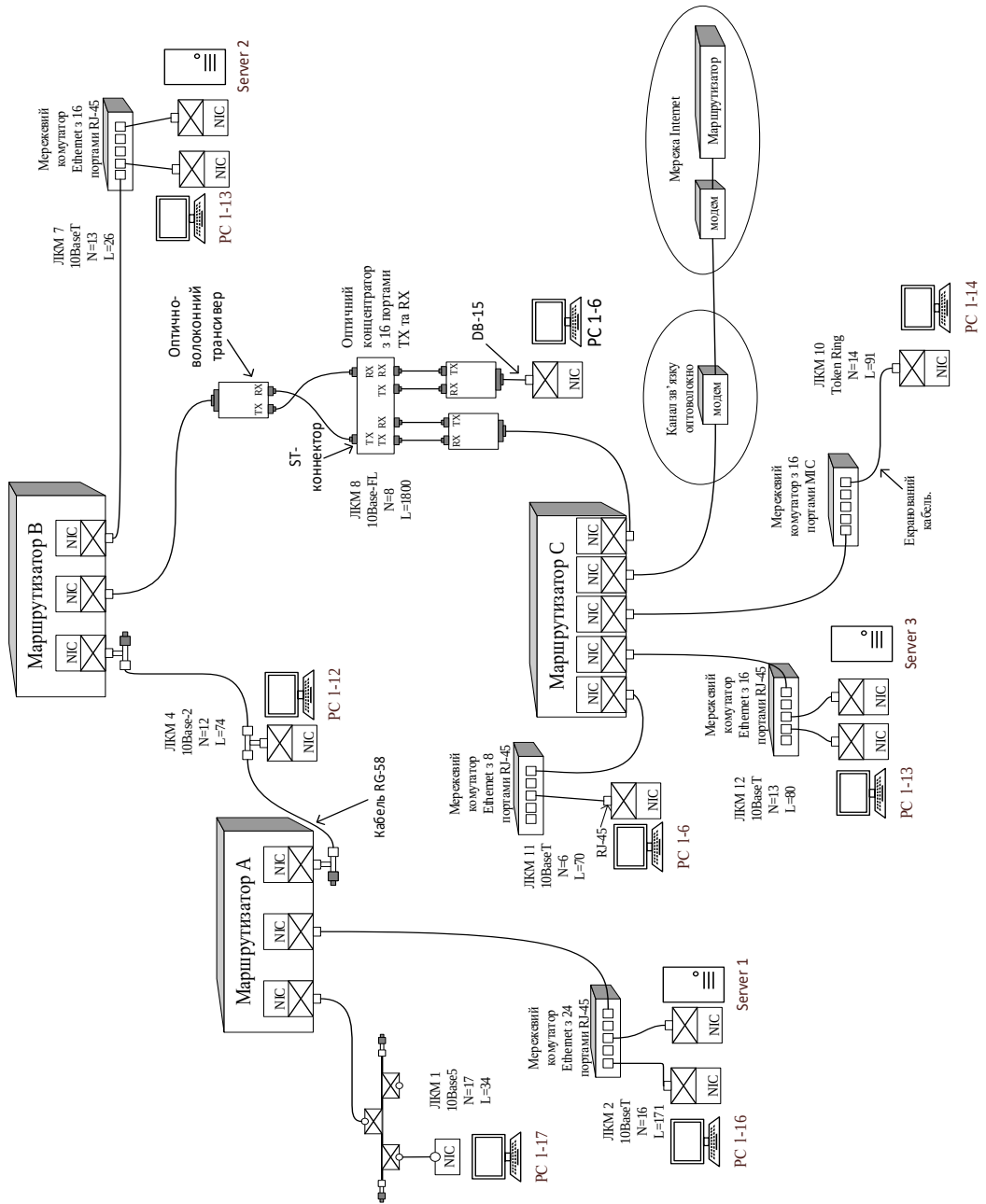
```
ofstream foutDec("output_decrypted.txt");
foutDec << decryptedBinary;
foutDec.close();

cout << "Готово. Результати:\n";
cout << "  output_encrypted.txt - зашифрований текст\n";
cout << "  output_decrypted.txt - розшифрований текст\n";

return 0;
}
```

ДОДАТОК Г

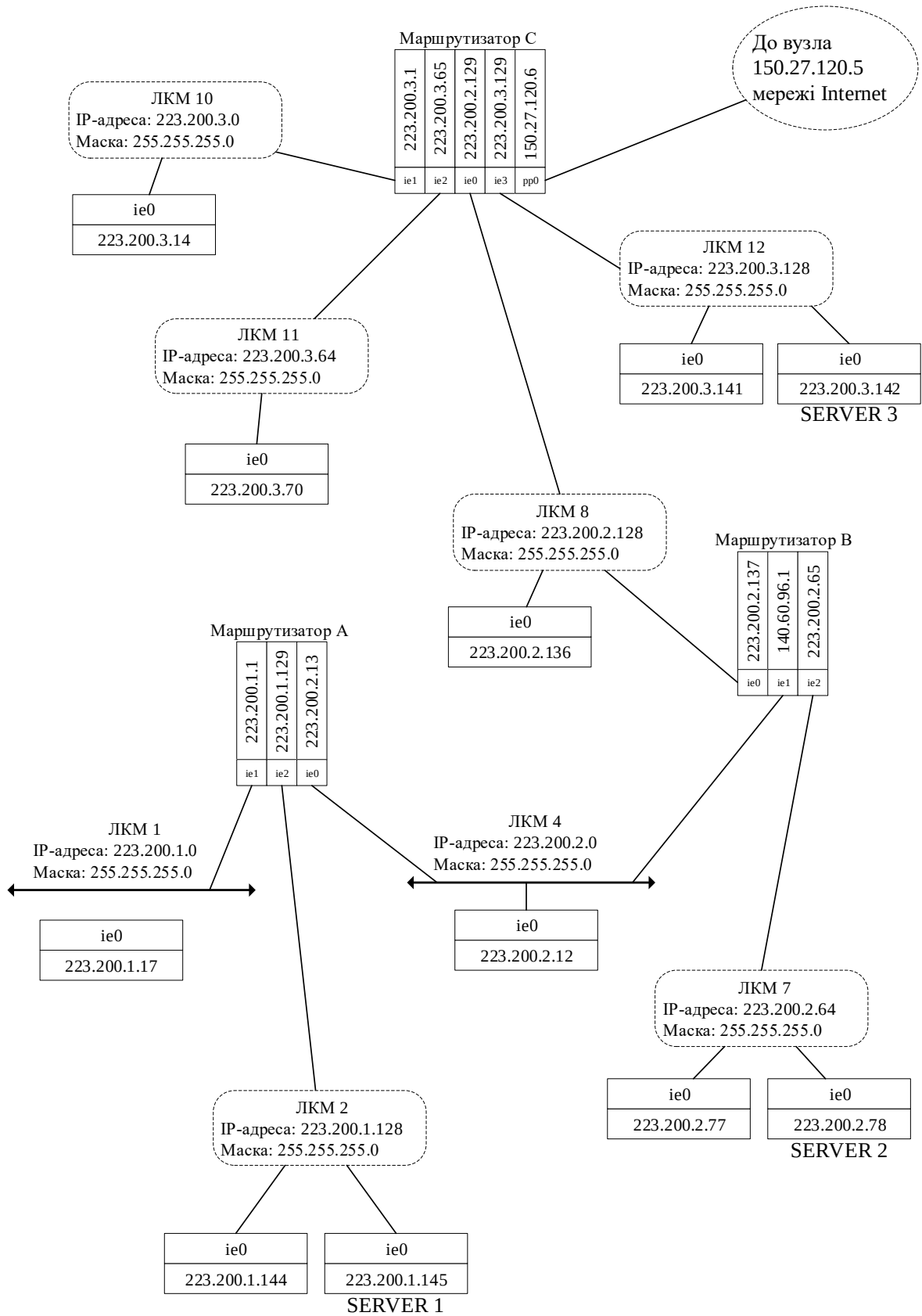
Кабельна схема корпоративної комп'ютерної мережі



ДОДАТОК Д

Схема IP-адресації з зазначенням інтерфейсів

Схема IP-адресації



ДОДАТОК Е

Код програми моделювання для GPSS WORLD

SERVER STORAGE 5

GENERATE 5, FN\$EXPON
ASSIGN WS, 1
TEST L Q\$QW1, 1, REFUSE
QUEUE QW1
TRANSFER ,PROC

GENERATE 7, FN\$EXPON
ASSIGN WS, 2
TEST L Q\$QW2, 1, REFUSE
QUEUE QW2
TRANSFER ,PROC

GENERATE 10, FN\$EXPON
ASSIGN WS, 3
TEST L Q\$QW3, 1, REFUSE
QUEUE QW3
TRANSFER ,PROC

GENERATE 6, FN\$EXPON
ASSIGN WS, 4
TEST L Q\$QW4, 1, REFUSE
QUEUE QW4
TRANSFER ,PROC

GENERATE 7, FN\$EXPON
ASSIGN WS, 5
TEST L Q\$QW5, 1, REFUSE
QUEUE QW5
TRANSFER ,PROC

GENERATE 4, FN\$EXPON
ASSIGN WS, 6
TEST L Q\$QW6, 1, REFUSE
QUEUE QW6
TRANSFER ,PROC

GENERATE 5, FN\$EXPON
ASSIGN WS, 7
TEST L Q\$QW7, 1, REFUSE
QUEUE QW7
TRANSFER ,PROC

GENERATE 5, FN\$EXPON
ASSIGN WS, 8
TEST L Q\$QW8, 1, REFUSE
QUEUE QW8
TRANSFER ,PROC

GENERATE 7, FN\$EXPON
ASSIGN WS, 9
TEST L Q\$QW9, 1, REFUSE
QUEUE QW9
TRANSFER ,PROC

GENERATE 4, FN\$EXPON
ASSIGN WS, 10

TEST L Q\$QW10,1,REFUSE
QUEUE QW10

TRANSFER ,PROC

GENERATE 4,FN\$EXPON
ASSIGN WS,11
TEST L Q\$QW11,1,REFUSE
QUEUE QW11
TRANSFER ,PROC

GENERATE 5,FN\$EXPON
ASSIGN WS,12
TEST L Q\$QW12,1,REFUSE
QUEUE QW12
TRANSFER ,PROC

GENERATE 5,FN\$EXPON
ASSIGN WS,12
TEST L Q\$QW12,1,REFUSE
QUEUE QW12
TRANSFER ,PROC

GENERATE 7,FN\$EXPON
ASSIGN WS,13
TEST L Q\$QW13,1,REFUSE
QUEUE QW13
TRANSFER ,PROC

GENERATE 4,FN\$EXPON
ASSIGN WS,14
TEST L Q\$QW14,1,REFUSE
QUEUE QW14

PROC GATE SF SERVER,PROCESS
ADVANCE (NORMAL(1,18,3))
TRANSFER ,PROC

PROCESS ENTER SERVER

TEST E P\$WS,1,TEST6
DEPART QW1
TRANSFER ,PROC1
TEST6 TEST E P\$WS,6,TEST12
DEPART QW6
TRANSFER ,PROC1
TEST12 TEST E P\$WS,11,TEST2
DEPART QW11

PROC1 ADVANCE (NORMAL(1,18,3))
TRANSFER ,COMPLETED

TEST2 TEST E P\$WS,2,TEST7
DEPART QW2
TRANSFER ,PROC2
TEST7 TEST E P\$WS,7,TEST13
DEPART QW7
TRANSFER ,PROC2
TEST13 TEST E P\$WS,12,TEST3
DEPART QW12

PROC2 ADVANCE (NORMAL(1,16,2))
TRANSFER ,COMPLETED

TEST3 TEST E P\$WS,3,TEST8

DEPART QW3
TRANSFER ,PROC3
TEST8 TEST E P\$WS,8,TEST14
DEPART QW8
TRANSFER ,PROC3
TEST14 TEST E P\$WS,13,TEST4
DEPART QW13

PROC3 ADVANCE (NORMAL(1,19,3))
TRANSFER ,COMPLETED

TEST4 TEST E P\$WS,4,TEST9
DEPART QW4
TRANSFER ,PROC4
TEST9 TEST E P\$WS,9,TEST15
DEPART QW9
TRANSFER ,PROC4
TEST15 TEST E P\$WS,14,TEST10
DEPART QW14

PROC4 ADVANCE (NORMAL(1,23,1))
TRANSFER ,COMPLETED

TEST10 TEST E P\$WS,5,TEST11
DEPART QW5
TRANSFER ,PROC5
TEST11 TEST E P\$WS,10,TEST16
DEPART QW10
TRANSFER ,PROC5
TEST16 TEST E P\$WS,15,PROC5
DEPART QW15

PROC5 ADVANCE (NORMAL(1,15,2))

COMPLETED LEAVE SERVER
QUEUE PROCESSED
TERMINATE

REFUSE QUEUE REFUGEE
TERMINATE

GENERATE 28000
TERMINATE 1

EXPON FUNCTION RN2,C24
0,0/0.1,0.104/0.2,0.222/0.3,0.355/0.4,0.509
0.5,069/0.6,0.915/0.7,1.2/0.75,1.38/.8,1.6
.84,1.83/.88,2.12/.9,2.3/.92,2.52/.94,2.81
.95,2.99/.96,3.2/.97,3.5/.98,3.9/.99,4.6
.995,5.3/.998,6.2/.999,7/.9998,8